

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001年8月9日 (09.08.2001)

PCT

(10) 国際公開番号
WO 01/58171 A1

(51) 国際特許分類: H04N 9/80, 9/804, 5/92

(21) 国際出願番号: PCT/JP01/00704

(22) 国際出願日: 2001年2月1日 (01.02.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2000-26745 2000年2月3日 (03.02.2000) JP

(71) 出願人(米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

(72) 発明者: および

(75) 発明者/出願人(米国についてのみ): 杉山 晃 (SUGIYAMA, Akira) [JP/JP]; 富樫治夫 (TOGASHI, Haruo) [JP/JP]. 藤堂 晋 (TODO, Shin) [JP/JP]; 松本 英之 (MATSUMOTO, Hideyuki) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 杉浦正知 (SUGIURA, Masatomo); 〒171-0022 東京都豊島区南池袋2丁目49番7号 池袋パークビル7階 Tokyo (JP).

(81) 指定国(国内): JP, US.

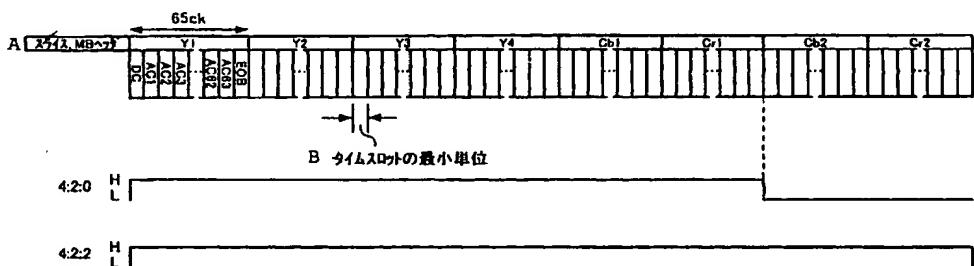
(84) 指定国(広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54) Title: RECORDING DEVICE AND METHOD, AND REPRODUCING DEVICE AND METHOD

(54) 発明の名称: 記録装置および方法、ならびに、再生装置および方法



A...SLICE, MB HEADER
B...MINIMUM UNIT OF TIME SLOT

WO 01/58171 A1

(57) Abstract: MPEG streams with different chroma-formats are allowed to be recorded/reproduced transparent to formats. In an MPEG stream, a header is followed by sequentially arriving DCT blocks. When a chroma-format detected from the header is 4:2:2, processing is performed over the entire periods of DCT blocks; and when it is 4:2:0, a time slot is generated so that processing is discontinued within periods of DCT blocks Cb_2 and Cr_2 that do not exist in the case of 4:2:2. The stream has its sequence reread by a memory for the purpose of improving an error resistance of the stream, and has DCT coefficients rearranged to be sequenced from a low order to a high order of a DC component and AC component across DCT blocks. Even after the rearrangement, a time slot is similarly generated so that processing can be discontinued within periods Cb_2 and Cr_2 when a chroma-format is 4:2:0. A time slot is used to control processing according to a chroma-format so that 4:2:2 and 4:2:0 are subjected to a common processing.

/統葉有/



(57) 要約:

クロマフォーマットの異なるMPEGストリームを、フォーマットを意識することなく記録再生できるようにする。MPEGストリームでは、ヘッダに続けてDCTブロックが順に到来する。ヘッダから検出されたクロマフォーマットに応じて、4:2:2であればDCTブロックの全期間で処理が行われ、4:2:0であれば、4:2:2では存在しないDCTブロックCb₂及びCr₂の期間で処理が止められるようなタイムスロットが生成される。ストリームは、エラー耐性を向上させるために、メモリで順番を読み替えられて、DCTブロックを跨いでDCT係数がDC成分及びAC成分の低次から高次へと並べ替えられる。並べ替えられた後も同様に、クロマフォーマットが4:2:0の場合には、Cb₂及びCr₂の期間で処理が止められるようなタイムスロットが生成される。タイムスロットによってクロマフォーマットに応じて処理を制御して、4:2:2及び4:2:0を共通に処理する。

明細書

記録装置および方法、ならびに、再生装置および方法

技術分野

この発明は、異なるクロマフォーマットのディジタルビデオ信号の
5 記録および再生ができるようにされた記録装置および方法、ならびに
、再生装置および方法に関する。

背景技術

近年では、ディジタルビデオ信号を圧縮符号化する方式として、M
10 P E G (Moving Pictures Experts Group)と称される符号化方式が広
く用いられている。M P E G 2は、D C T (Discrete Cosine Transfo
rm)と予測符号化を用いた動画圧縮の規格である。現状では、より拡
張性が高く高画質が得られるようにされたM P E G 2が主流となって
いる。以下、このM P E G 2を中心に、説明を行う。

M P E G では、1フレーム分の画像データを所定サイズのマクロブ
15 ロックに分割し、マクロブロック単位で動きベクトルを用いて予測符
号化され、マクロブロックがさらに分割されたD C T ブロック単位で
D C T が行われ、可変長符号化される。D C T ブロック内では、D C
T 係数がD C 成分およびA C の低次の成分から高次の成分へと並べら
れる。例えば、クロマフォーマットが4：2：2のディジタルビデオ
20 データでは、4つの輝度成分YのD C T ブロックと、それぞれ2つず
つの色差成分C r、C bのD C T ブロックの、合計で8個のD C T ブ
ロックからマクロブロックが構成される。マクロブロック内では、例
えば、4つの輝度成分YのD C T ブロック、2組の色差成分C r、C
bのD C T ブロックが順に並べられている。

25 M P E G 2のデータは、階層構造を有するデータストリームからな
る。階層は、上位からシーケンス層、G O P (Group Of Picture)層、

ピクチャ層、スライス層、マクロブロック（MB）層となっており、各層は、それぞれ 1 以上の下位構造を含む。各層は、それぞれヘッダ部を有する。また、マクロブロック層を除く各層には、ヘッダ部に先んじてスタートコードが配される。スライス層は、可変長符号を復号化できる最小単位とされる。

また、ピクチャは、1 画面に対応し、フレーム内符号化に基づくピクチャである I ピクチャと、予測符号化に基づくピクチャである P および B ピクチャとが定められている。

各層のヘッダには、ストリームのプロファイルやレベル、ビットレート、クロマフォーマットなどの、M P E Gストリームの符号化などをを行う際に必要な様々なパラメータが記述される。M P E Gストリームを復号化するM P E Gデコーダでは、各ヘッダに記述されたパラメータを用いることで、入力されたM P E Gストリームを正しく復号化することができる。

上述のM P E Gストリームを、直接的に磁気テープなどの記録媒体に記録し、再生するようにした記録再生装置が提案されている。このような記録再生装置では、例えば、記録の際のデータの最小単位であるシンクブロックに 1 マクロブロックが格納され、1 トラックに所定数のシンクブロックが配され、このトラックが所定本で 1 ピクチャ（1 フレーム）分のデータが記録される。トラックは、磁気テープに対して斜めに回転ヘッドがトレースする、ヘリカルトラックによって形成される。

M P E Gストリームは、上述したように、可変長符号を用いて圧縮符号化されている。一方、磁気テープへの記録は、シンクブロックという固定長のブロックを単位としてなされる。すなわち、可変長符号からなるM P E Gストリームを、固定長のパケットに格納する必要が

ある。M P E Gストリームにおいて、ブロック（マクロブロック）のそれぞれは可変長符号であるが、1ピクチャ（1フレーム）単位ではビットレートが一定となるようにされるものとする。記録時には、可変長データからなるマクロブロックのそれぞれを、シンクブロックの

5 データ格納領域（ペイロードと称する）の長さに収め、その長さからはみ出た部分は、可変長符号がペイロードの長さに満たないパケットに詰め込むことで、等長化を行う。この処理を、パッキングと称する。再生時には、記録時と逆の処理を行い、マクロブロックを元に戻す。

10 ここで、再生時に、記録時よりも高速に磁気テープを駆動して再生を行う、高速再生を行う場合について考える。高速再生の際には、回転ヘッドは、複数のヘリカルトラックを斜めにトレースすることになり、1本のトラックを完全にはトレースできない。したがって、上述のパッキング処理を行った場合、可変長符号が固定長からはみ出て他のパケットに詰め込まれたマクロブロックは、他のパケットに詰め込まれた分が復帰できず、元に戻せないことになる。上述したように、M P E Gにおいて、マクロブロックでは、D C Tブロックが輝度成分および色差成分のブロック毎に並べられているため、パッキングを元に戻した際にデータが失われると、例えば色差成分が部分的に失わて
15 異常な色の画像となったり、モノクロームの画像になってしまふ。

20 また、ストリーム中に、後述するエラー訂正符号のエラー訂正能力を超えてエラーが存在するとき、そのスライスにおいてそのエラー箇所以降は可変長符号の復号化ができなくなる。そのため、上述の高速再生の場合と同様に、再生画像において、色差成分が部分的に失わて
25 異常な色の画像となったり、モノクロームの画像になったりする。

これを解消するために、マクロブロック内のD C T係数の順番を、

各 D C T ブロックに跨って、 D C 成分および A C 成分の低次から高次へと並べ替えることが提案されている。こうすると、例えパッキング処理により他のパケットに詰め込まれたデータが失われても、失われたデータは、各 D C T ブロックを通しての、 D C T 係数の A C 成分の 5 高次データであるため、画像の高周波成分は失われるものの、大きな画像の崩れとはならない。

このようにマクロブロックが変換され、固定長のパケットに詰め込まれたデータは、バースト的なエラーによりエラー箇所が画面の一部分に集中しないようにするために、固定長のパケット単位でシャフリングが行われ、さらに、例えリード・ソロモン符号と積符号とを用いてエラー訂正符号化が施される。シャフリングされエラー訂正符号化されたデータは、同期信号や所定の I D などの付加情報を付加されて、磁気テープへの記録の最小単位であるシンクブロックとされる。 10

再生時には、記録時に付加された I D などに基づき、エラー訂正符号が復号化され、シャフリングされたシンクブロックが元の順番に戻される（デシャフリングと称される）。デシャフリングされたデータは、記録時に施されたパッキングを元に戻され、 D C T 係数を元の順番に戻され、 M P E G ストリームが再生される。 15

ところで、この V T R には、様々なフォーマットの M P E G ストリームが供給される可能性がある。フォーマットの例として、輝度信号と 2 つの色差信号の標本化周波数の比であるクロマフォーマットがある。クロマフォーマットとしては、 2 つの色差信号の水平および垂直方向の標本化周波数に基づき、 4 : 4 : 4 、 4 : 2 : 2 および 4 : 2 : 0 などが用いられる。 20

25 放送局などでは、クロマフォーマットが 4 : 2 : 2 のデジタルビデオ信号が多く使われる。ところが、クロマフォーマットが 4 : 2 :

0 のデジタルビデオ信号を用いる場合もあり得る。例えば、この VTR がクロマフォーマットが 4 : 2 : 2 に最適化されて設計されているものとする。ここに、クロマフォーマットが 4 : 2 : 0 のデジタルビデオ信号が入力された場合について考える。

5 この場合、装置がクロマフォーマット 4 : 2 : 2 に最適化されて設計されているため、入力しようとする 4 : 2 : 0 のフォーマットの信号は、一旦デコードし、改めてクロマフォーマット 4 : 2 : 2 の MPEG ストリームにエンコードし直す必要がある。そのため、画質の劣化が避けられないという問題点があった。

10 また、上述したように、この VTR においては、記録時に DCT 係数の並べ替えを行っている。そのため、クロマフォーマット 4 : 2 : 2 の処理のままで、クロマフォーマット 4 : 2 : 0 の DCT 係数の並べ替えを行うと、再生時に DCT 係数を元の順番に戻そうとしたときに、正しい順序に戻すことができないという問題点があった。

15 ここで、正しい順番に戻すことができるように構成すると、構成の各部において常にクロマフォーマットを意識して設計を行わなければならぬので、構成が繁雑になったり、設計の工数が余計にかかるなどの問題点があった。

さらに、クロマフォーマット 4 : 2 : 2 と 4 : 2 : 0 とでは、データ長も異なるので、固定長での処理が必要な、シャフリングやエラー訂正符号化処理の際に、影響を及ぼす可能性があるという問題点があった。これらシャフリングやエラー訂正符号化に影響がある場合、VTR のフォーマットそのものを変更する必要がある可能性があるという問題点があった。

25 発明の開示

したがって、この発明の目的は、クロマフォーマット 4 : 2 : 2 お

および4：2：0のMPEGストリームを、クロマフォーマットを意識することなく記録および／または再生できるような記録装置および方法、ならびに、再生装置および方法を提供することにある。

この発明は、上述した課題を解決するために、画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ第2のブロック単位で圧縮符号化されたデジタルビデオ信号を記録媒体に記録する記録装置において、入力デジタルビデオ信号の輝度信号と2つの色差信号の標本化周波数の比を示す第1のクロマフォーマットを検出する検出手段と、検出手段で検出された第1のクロマフォーマットに基づき、第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、入力デジタルビデオ信号に対する処理を、第2のクロマフォーマットで示される情報量と第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御手段とを有することを特徴とする記録装置である。

また、この発明は、画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ第2のブロック単位で圧縮符号化されたデジタルビデオ信号を記録媒体に記録する記録方法において、入力デジタルビデオ信号の輝度信号と2つの色差信号の標本化周波数の比を示す第1のクロマフォーマットを検出する検出のステップと、検出のステップで検出された第1のクロマフォーマットに基づき、第1のクロマフォーマットで示される情報量が、予

め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、入力ディジタルビデオ信号に対する処理を、第2のクロマフォーマットで示される情報量と第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御のステップとを有することを特徴とする記録方法である。

また、この発明は、画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ第2のブロック単位で圧縮符号化されて記録媒体に記録されたディジタルビデオ信号を再生する再生装置において、記録媒体に記録されたディジタルビデオ信号を再生する再生手段と、再生手段によって再生された再生ディジタルビデオ信号の輝度信号と2つの色差信号との標本化周波数の比を示す第1のクロマフォーマットを検出する検出手段と、検出手段で検出された第1のクロマフォーマットに基づき、第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、再生ディジタルビデオ信号に対する処理を、第2のクロマフォーマットで示される情報量と第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御手段とを有することを特徴とする再生装置である。

また、この発明は、画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ第2のブロック単位で圧縮符号化されて記録媒体に記録されたディジタルビデオ信号を

再生する再生方法において、記録媒体に記録されたディジタルビデオ信号を再生する再生手段と、再生手段によって再生された再生ディジタルビデオ信号の輝度信号と2つの色差信号との標本化周波数の比を示す第1のクロマフォーマットを検出する検出のステップと、検出の5ステップで検出された第1のクロマフォーマットに基づき、第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、再生ディジタルビデオ信号に対する処理を、第2のクロマフォーマットで示される情報量と第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御のステップとを有することを特徴とする再生方法である。
10

請求の範囲第1項および第5項に記載の記録装置および方法は、画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ第2のブロック単位で圧縮符号化されたデジタルビデオ信号を記録媒体に記録する記録装置において、入力デジタルビデオ信号の輝度信号と2つの色差信号の標本化周波数の比を示す第1のクロマフォーマットを検出し、検出された第1のクロマフォーマットに基づき、第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、入力デジタルビデオ信号に対する処理を、第2のクロマフォーマットで示される情報量と第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御するようとしているため、第1のクロマフォーマットのデジタルビデオ信号を、第2のクロマフォーマットと同じタイミングで処理することが20
25

できる。

また、請求の範囲第 6 項および第 10 項に記載の再生装置および方法は、画面が所定に分割された第 1 のブロックでの輝度信号と 2 つの色差信号とが、輝度信号と 2 つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第 2 のブロック単位で分割され、輝度信号と 2 つの色差信号とがそれぞれ第 2 のブロック単位で圧縮符号化されて記録媒体に記録されたディジタルビデオ信号を再生する再生装置において、記録媒体から再生された再生ディジタルビデオ信号の輝度信号と 2 つの色差信号との標本化周波数の比を示す第 1 のクロマフォーマットを検出し、検出された第 1 のクロマフォーマットに基づき、第 1 のクロマフォーマットで示される情報量が、予め定められた第 2 のクロマフォーマットで示される情報量よりも少ないときに、再生ディジタルビデオ信号に対する処理を、第 2 のクロマフォーマットで示される情報量と第 1 のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御するようにしているため、標本化周波数の第 1 の比のディジタルビデオ信号を、標本化周波数の第 2 の比の信号と同じタイミングで処理することができる。

図面の簡単な説明

第 1 図は、M P E G 2 のデータの階層構造を概略的に示す略線図、
20 第 2 図は、M P E G 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 3 図は、M P E G 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 4 図は、M P E G 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 5 図は、M P E G 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 6 図は、M P E G 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 7

図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 8 図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 9 図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略
5 線図、第 10 図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 11 図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 12 図は、MPEG 2 のストリーム中に配されるデータの内容とビット割り当てを示す略線図、第 13 図は、データのバイト単位の整列を説
10 明するための図、第 14 図は、一実施形態における MPEG ストリームのヘッダを具体的に示す略線図、第 15 図は、一実施形態による記録再生装置の構成の一例を示すブロック図、第 16 図は、磁気テープ上に形成されるトラックフォーマットの一例を示す略線図、第 17 図は、クロマフォーマットを説明するための略線図、第 18 図は、クロ
15 マフォーマットを説明するための略線図、第 19 図は、クロマフォーマットを説明するための略線図、第 20 図は、ビデオエンコーダの出力の方法と可変長符号化を説明するための略線図、第 21 図は、ビデオエンコーダの出力の順序の並び替えを説明するための略線図、第 22 図は、順序の並び替えられたデータをシンクブロックにパッキング
20 する処理を説明するための略線図、第 23 図は、係数並び替えおよびパッキングによる効果について説明するための略線図、第 24 図は、係数並び替えおよびパッキングによる効果について説明するための略線図、第 25 図は、ECC エンコーダのより具体的な構成を示すブロ
25 ック図、第 26 図は、メインメモリのアドレス構成の一例を示す略線図、第 27 図は、クロマフォーマットが 4 : 2 : 2 の信号と 4 : 2 : 0 の信号とを共通化するためのタイムスロットを示す一例のタイムチ

ヤート、第28図は、クロマフォーマットが4:2:2の信号と4:
2:0の信号とを共通化するためのタイムスロットを示す一例のタイ
ムチャート、第29図は、タイムスロットに対応したこの一実施形態
によるストリームコンバータでの一例の処理を示すフローチャート、

5 第30図は、記録側MFC106および再生側MFC114の一例の
構成を示すブロック図、第31図は、8ビット幅のバスで供給される
場合のMPEG ESのビット配列を概略的に示す略線図、第32図
は、chroma_formatとビデオ信号のクロマフォーマット
との対応を示す略線図、第33図は、メモリに1マクロブロック分の
10 データが書き込まれたときのデータ配置を概略的に示す略線図、第3
4図は、メモリのアクセス方法の例を示す略線図、第35図は、メモ
リのアクセス方法の例を示す略線図である。

発明を実施するための最良の形態

以下、この発明をデジタルVTRに対して適用した一実施形態に
15 ついて説明する。この一実施形態は、放送局の環境で使用して好適な
ものである。

この一実施形態では、圧縮方式としては、例えばMPEG2方式が
採用される。MPEG2は、動き補償予測符号化と、DCTによる圧
縮符号化とを組み合わせたものである。MPEG2のデータ構造は、
20 階層構造をなしている。第1図は、一般的なMPEG2のデータスト
リームの階層構造を概略的に示す。第1図に示されるように、データ
構造は、下位から、マクロブロック層（第1図E）、スライス層（第
1図D）、ピクチャ層（第1図C）、GOP層（第1図B）およびシ
ークエンス層（第1図A）となっている。

25 第1図Eに示されるように、マクロブロック層は、DCTを行う単
位であるDCTブロックからなる。マクロブロック層は、マクロブロ

ックヘッダと複数のDCTブロックとで構成される。スライス層は、第1図Dに示されるように、スライスヘッダ部と、1以上のマクロブロックより構成される。ピクチャ層は、第1図Cに示されるように、ピクチャヘッダ部と、1以上のスライスとから構成される。ピクチャは、1画面に対応する。GOP層は、第1図Bに示されるように、GOPヘッダ部と、フレーム内符号化に基づくピクチャであるIピクチャと、予測符号化に基づくピクチャであるPおよびBピクチャとから構成される。

Iピクチャ (Intra-coded picture : イントラ符号化画像) は、符号化されるときその画像1枚の中だけで閉じた情報を使用するものである。従って、復号時には、Iピクチャ自身の情報のみで復号できる。Pピクチャ (Predictive-coded picture : 順方向予測符号化画像) は、予測画像 (差分をとる基準となる画像) として、時間的に前の既に復号されたIピクチャまたはPピクチャを使用するものである。動き補償された予測画像との差を符号化するか、差分を取らずに符号化するか、効率の良い方をマクロブロック単位で選択する。Bピクチャ (Bidirectionally predictive-coded picture : 両方向予測符号化画像) は、予測画像 (差分をとる基準となる画像) として、時間的に前の既に復号されたIピクチャまたはPピクチャ、時間的に後ろの既に復号されたIピクチャまたはPピクチャ、並びにこの両方から作られた補間画像の3種類を使用する。この3種類のそれぞれの動き補償後の差分の符号化と、イントラ符号化の中で、最も効率の良いものをマクロブロック単位で選択する。

従って、マクロブロックタイプとしては、フレーム内符号化 (Intra) マクロブロックと、過去から未来を予測する順方向 (Forward) フレーム間予測マクロブロックと、未来から過去を予測する逆方向 (Backw

ard) フレーム間予測マクロブロックと、前後両方向から予測する両方向マクロブロックとがある。I ピクチャ内の全てのマクロブロックは、フレーム内符号化マクロブロックである。また、P ピクチャ内には、フレーム内符号化マクロブロックと順方向フレーム間予測マクロブロックとが含まれる。B ピクチャ内には、上述した 4 種類の全てのタイプのマクロブロックが含まれる。

GOP には、最低 1 枚の I ピクチャが含まれ、P および B ピクチャは、存在しなくても許容される。最上層のシーケンス層は、第 1 図 A に示されるように、シーケンスヘッダ部と複数の GOP とから構成される。

MPEG のフォーマットにおいては、スライスが 1 つの可変長符号系列である。可変長符号系列とは、可変長符号を正しく復号化しなければデータの境界を検出できない系列である。

また、シーケンス層、GOP 層、ピクチャ層およびスライス層の先頭には、それぞれ、バイト単位に整列された所定のビットパターンを有するスタートコードが配される。この、各層の先頭に配されるスタートコードを、シーケンス層においてはシーケンスヘッダコード、他の階層においてはスタートコードと称し、ビットパターンが [00 00 01 xx] (以下、[] による表記は、16 進表記であることを示す) とされる。2 衔ずつ示され、[xx] は、各層のそれぞれで異なるビットパターンが配されることを示す。

すなわち、スタートコードおよびシーケンスヘッダコードは、4 バイト (=32 ビット) からなり、4 バイト目の値に基づき、後に続く情報の種類を識別できる。これらスタートコードおよびシーケンスヘッダコードは、バイト単位で整列されているため、4 バイトのパターンマッチングを行うだけで捕捉することができる。

さらに、スタートコードに続く1バイトの上位4ビットが、後述する拡張データ領域の内容の識別子となっている。この識別子の値により、その拡張データの内容を判別することができる。

なお、マクロブロック層およびマクロブロック内のDCTブロック
5 には、このような、バイト単位に整列された所定のビットパターンを
有する識別コードは、配されない。

各層のヘッダ部について、より詳細に説明する。第1図Aに示すシ
ークエンス層では、先頭にシーケンスヘッダ2が配され、続けて、シ
ークエンス拡張3、拡張およびユーザデータ4が配される。シーケンスヘ
10 ッダ2の先頭には、シーケンスヘッダコード1が配される。また、図
示しないが、シーケンス拡張3およびユーザデータ4の先頭にも、そ
れぞれ所定のスタートコードが配される。シーケンスヘッダ2から拡
張およびユーザデータ4までがシーケンス層のヘッダ部とされる。

シーケンスヘッダ2には、第2図に内容と割当ビットが示されるよ
うに、シーケンスヘッダコード1、水平方向画素数および垂直方向ラ
イン数からなる符号化画像サイズ、アスペクト比、フレームレート、
ビットレート、V B V (Video Buffering Verifier)バッファサイズ、
量子化マトリクスなど、シーケンス単位で設定される情報がそれぞ
れ所定のビット数を割り当てられて格納される。

20 シーケンスヘッダに続く拡張スタートコード後のシーケンス拡張3
では、第3図に示されるように、M P E G 2で用いられるプロファイル、
レベル、クロマ（色差）フォーマット、プログレッシブシーケン
スなどの付加データが指定される。拡張およびユーザデータ4は、第
4図に示されるように、シーケンス表示（）により、原信号のR G B
25 変換特性や表示画サイズの情報を格納できると共に、シーケンススケ
ーラブル拡張（）により、スケーラビリティモードやスケーラビリテ

イのレイヤ指定などを行うことができる。

シーケンス層のヘッダ部に続けて、G O Pが配される。G O Pの先頭には、第1図Bに示されるように、G O Pヘッダ6およびユーザデータ7が配される。G O Pヘッダ6およびユーザデータ7がG O Pの5 ヘッダ部とされる。G O Pヘッダ6には、第5図に示されるように、G O Pのスタートコード5、タイムコード、G O Pの独立性や正当性を示すフラグがそれぞれ所定のビット数を割り当てられて格納される。ユーザデータ7は、第6図に示されるように、拡張データおよびユーザデータを含む。図示しないが、拡張データおよびユーザデータの10 先頭には、それぞれ所定のスタートコードが配される。

G O P層のヘッダ部に続けて、ピクチャが配される。ピクチャの先頭には、第1図Cに示されるように、ピクチャヘッダ9、ピクチャ符号化拡張10、ならびに、拡張およびユーザデータ11が配される。ピクチャヘッダ9の先頭には、ピクチャスタートコード8が配される15 。また、ピクチャ符号化拡張10、ならびに、拡張およびユーザデータ11の先頭には、それぞれ所定のスタートコードが配される。ピクチャヘッダ9から拡張およびユーザデータ11までがピクチャのヘッダ部とされる。

ピクチャヘッダ9は、第7図に示されるように、ピクチャスタート20 コード8が配されると共に、画面に関する符号化条件が設定される。ピクチャ符号化拡張10では、第8図に示されるように、前後方向および水平／垂直方向の動きベクトルの範囲の指定や、ピクチャ構造の指定がなされる。また、ピクチャ符号化拡張10では、イントラマクロブロックのD C係数精度の設定、V L Cタイプの選択、線型／非線25 型量子化スケールの選択、D C Tにおけるスキャン方法の選択などが行われる。

拡張およびユーザデータ 11 では、第 9 図に示されるように、量子化マトリクスの設定や、空間スケーラブルパラメータの設定などが行われる。これらの設定は、ピクチャ毎に可能となっており、各画面の特性に応じた符号化を行うことができる。また、拡張およびユーザデータ 11 では、ピクチャの表示領域の設定を行うことが可能となっている。さらに、拡張およびユーザデータ 11 では、著作権情報を設定することもできる。

ピクチャ層のヘッダ部に続けて、スライスが配される。スライスの先頭には、第 1 図 D に示されるように、スライスヘッダ 13 が配され、スライスヘッド 13 の先頭に、スライススタートコード 12 が配される。第 10 図に示されるように、スライススタートコード 12 は、当該スライスの垂直方向の位置情報を含む。スライスヘッダ 13 には、さらに、拡張されたスライス垂直位置情報や、量子化スケール情報などが格納される。

スライス層のヘッダ部に続けて、マクロブロックが配される（第 1 図 E）。マクロブロックでは、マクロブロックヘッダ 14 に続けて複数の D C T ブロックが配される。上述したように、マクロブロックヘッダ 14 にはスタートコードが配されない。第 11 図に示されるように、マクロブロックヘッダ 14 は、マクロブロックの相対的な位置情報が格納されると共に、動き補償モードの設定、D C T 符号化に関する詳細な設定などを指示する。

マクロブロックヘッダ 14 に続けて、D C T ブロックが配される。D C T ブロックは、第 12 図に示されるように、可変長符号化された D C T 係数および D C T 係数に関するデータが格納される。

なお、第 1 図では、各層における実線の区切りは、データがバイト単位に整列されていることを示し、点線の区切りは、データがバイト

単位に整列されていないことを示す。すなわち、ピクチャ層までは、第13図Aに一例が示されるように、符号の境界がバイト単位で区切られているのに対し、スライス層では、スライススタートコード12のみがバイト単位で区切られており、各マクロブロックは、第13図5 Bに一例が示されるように、ビット単位で区切ることができる。同様に、マクロブロック層では、各DCTブロックをビット単位で区切ることができる。

一方、復号および符号化による信号の劣化を避けるためには、符号化データ上で編集することが望ましい。このとき、Pピクチャおよび10 Bピクチャは、その復号に、時間的に前のピクチャあるいは前後のピクチャを必要とする。そのため、編集単位を1フレーム単位とすることはできない。この点を考慮して、この一実施形態では、1つのGOPが1枚のIピクチャからなるようにしている。

また、例えば1フレーム分の記録データが記録される記録領域が所15 定のものとされる。MPEG2では、可変長符号化を用いているので、1フレーム期間に発生するデータを所定の記録領域に記録できるよう、1フレーム分の発生データ量が制御される。さらに、この一実施形態では、磁気テープへの記録に適するように、1スライスを1マクロブロックから構成すると共に、1マクロブロックを、所定長の固定枠に当てはめる。

第14図は、この一実施形態におけるMPEGストリームのヘッダを具体的に示す。第1図で分かるように、シーケンス層、GOP層、ピクチャ層、スライス層およびマクロブロック層のそれぞれのヘッダ部は、シーケンス層の先頭から連続的に現れる。第14図は、シーケンスヘッダ部分から連続した一例のデータ配列を示している。

先頭から、12バイト分の長さを有するシーケンスヘッダ2が配さ

れ、続けて、10バイト分の長さを有するシーケンス拡張3が配される。シーケンス拡張3の次には、拡張およびユーザデータ4が配される。拡張およびユーザデータ4の先頭には、4バイト分のユーザデータスタートコードが配され、続くユーザデータ領域には、SMPTE 5の規格に基づく情報が格納される。

シーケンス層のヘッダ部の次は、GOP層のヘッダ部となる。8バイト分の長さを有するGOPヘッダ6が配され、続けて拡張およびユーザデータ7が配される。拡張およびユーザデータ7の先頭には、4バイト分のユーザデータスタートコードが配され、続くユーザデータ 10領域には、既存の他のビデオフォーマットとの互換性をとるための情報が格納される。

GOP層のヘッダ部の次は、ピクチャ層のヘッダ部となる。9バイトの長さを有するピクチャヘッダ9が配され、続けて9バイトの長さを有するピクチャ符号化拡張10が配される。ピクチャ符号化拡張1 15の後に、拡張およびユーザデータ11が配される。拡張およびユーザデータ11の先頭側133バイトに拡張およびユーザデータが格納され、続いて4バイトの長さを有するユーザデータスタートコード1 5が配される。ユーザデータスタートコード15に続けて、既存の他のビデオフォーマットとの互換性をとるための情報が格納される。さら 20に、ユーザデータスタートコード16が配され、ユーザデータスタートコード16に続けて、SMPTEの規格に基づくデータが格納される。ピクチャ層のヘッダ部の次は、スライスとなる。

マクロブロックについて、さらに詳細に説明する。スライス層に含まれるマクロブロックは、複数のDCTブロックの集合であり、DCT 25ブロックの符号化系列は、量子化されたDCT係数の系列を0係数の連続回数（ラン）とその直後の非0系列（レベル）を1つの単位と

して可変長符号化したものである。マクロブロックならびにマクロブロック内のDCTブロックには、バイト単位に整列した識別コードが付加されない。

マクロブロックは、画面（ピクチャ）を16画素×16ラインの格子状に分割したものである。スライスは、例えばこのマクロブロックを水平方向に連結してなる。連続するスライスの前のスライスの最後のマクロブロックと、次のスライスの先頭のマクロブロックとは連続しており、スライス間でのマクロブロックのオーバーラップを形成することは、許されていない。また、画面のサイズが決まると、1画面当たりのマクロブロック数は、一意に決まる。

画面上での垂直方向および水平方向のマクロブロック数を、それぞれmb_heightおよびmb_widthと称する。画面上でのマクロブロックの座標は、マクロブロックの垂直位置番号を、上端を基準に0から数えたmb_rowと、マクロブロックの水平位置番号を、左端を基準に0から数えたmb_columnとで表すように定められている。画面上でのマクロブロックの位置を一つの変数で表すために、macroblock_addressを、
$$\text{macroblock_address} = \text{mb_row} \times \text{mb_width} + \text{mb_column}.$$

このように定義する。

ストリーム上でのスライスとマクロブロックの順は、macroblock_addressの小さい順でなければいけないと定められている。すなわち、ストリームは、画面の上から下、左から右の順に伝送される。

25 MPEGでは、1スライスを1ストライプ（16ライン）で構成するのが普通であり、画面の左端から可変長符号化が始まり、右端で終

わる。従って、VTRによってそのままMPEGエレメンタリストリームを記録した場合、高速再生時に、再生できる部分が画面の左端に集中し、均一に更新することができない。また、データのテープ上の配置を予測できないため、テープパターンを一定の間隔でトレースしたのでは、均一な画面更新ができなくなる。さらに、1箇所でもエラーが発生すると、画面右端まで影響し、次のスライスヘッダが検出されるまで復帰できない。このために、1スライスを1マクロブロックで構成するようにしている。

第15図は、この一実施形態による記録再生装置の構成の一例を示す。記録時には、端子100から入力されたディジタル信号がSDI (Serial Data Interface) 受信部101に供給される。SDIは、(4:2:2)コンポーネントビデオ信号とディジタルオーディオ信号と付加的データとを伝送するために、SMPTEによって規定されたインターフェイスである。SDI受信部101で、入力されたディジタル信号からデジタルビデオ信号とディジタルオーディオ信号とがそれぞれ抽出され、デジタルビデオ信号は、MPEGエンコーダ102に供給され、デジタルオーディオ信号は、ディレイ103を介してECCエンコーダ109に供給される。ディレイ103は、デジタルオーディオ信号とデジタルビデオ信号との時間差を解消するためのものである。

また、SDI受信部101では、入力されたディジタル信号から同期信号を抽出し、抽出された同期信号をタイミングジェネレータ104に供給する。タイミングジェネレータ104には、端子105から外部同期信号を入力することもできる。タイミングジェネレータ104では、入力されたこれらの同期信号および後述するSDTI受信部108から供給される同期信号のうち、指定された信号に基づきタイ

ミングパルスを生成する。生成されたタイミングパルスは、この記録再生装置の各部に供給される。

入力ビデオ信号は、MPEGエンコーダ102においてDCT (Discrete Cosine Transform) の処理を受け、係数データに変換され、係数データが可変長符号化される。MPEGエンコーダ102からの可変長符号化 (VLC) データは、MPEG2に準拠したエレメンタリストリーム (ES) である。この出力は、記録側のマルチフォーマットコンバータ (以下、MFCと称する) 106の一方の入力端に供給される。

一方、入力端子107を通じて、SDTI (Serial Data Transport Interface) のフォーマットのデータが入力される。この信号は、SDTI受信部108で同期検出される。そして、フレームメモリ170にバッファリングされ、エレメンタリストリームが抜き出される。抜き出されたエレメンタリストリームは、記録側MFC106から供給される信号 *ready* によって読み出しタイミングを制御されてフレームメモリ170から読み出され、記録側MFC106の他方の入力端に供給される。SDTI受信部108で同期検出されて得られた同期信号は、上述したタイミングジェネレータ104に供給される。

一実施形態では、例えばMPEG ES (MPEGエレメンタリストリーム) を伝送するために、SDTI (Serial Data Transport Interface) - CP (Content Package) が使用される。このESは、4:2:2のコンポーネントであり、また、上述したように、全て1ピクチャのストリームであり、1GOP=1ピクチャの関係を有する。SDTI - CPのフォーマットでは、MPEG ESがアクセスユニットへ分離され、また、フレーム単位のパケットにパッキングされている。SDTI - CPでは、十分な伝送帯域 (クロックレートで27M

Hzまたは3.6MHz、ストリームビットレートで270M bpsまたは360M bps)を使用しており、1フレーム期間で、バースト的にESを送ることが可能である。

すなわち、1フレーム期間のSAVの後からEAVまでの間に、
5 システムデータ、ビデオストリーム、オーディオストリーム、AUXデータが配される。1フレーム期間全体にデータが存在せずに、その先頭から所定期間バースト状にデータが存在する。フレームの境界においてSDTI-CPのストリーム（ビデオおよびオーディオ）をストリームの状態でスイッチングすることができる。SDTI-CPは、
10 クロック基準としてSMPTEタイムコードを使用したコンテンツの場合に、オーディオ、ビデオ間の同期を確立する機構を有する。さらに、SDTI-CPとSDIとが共存可能なように、フォーマットが決められている。

上述したSDTI-CPを使用したインターフェースは、TS (Transport Stream)を転送する場合のように、エンコーダおよびデコーダがVBV (Video Buffer Verifier) バッファおよびTBS (Transport Buffers) を通る必要がなく、ディレイを少なくできる。また、SDTI-CP自体が極めて高速の転送が可能なこともディレイを一層少なくする。従って、放送局の全体を管理するような同期が存在する環境では、SDTI-CPを使用することが有効である。
20

なお、SDTI受信部108では、さらに、入力されたSDTI-CPのストリームからディジタルオーディオ信号を抽出する。抽出されたディジタルオーディオ信号は、ECCエンコーダ109に供給される。

25 記録側MFC106は、セレクタおよびストリームコンバータを内蔵する。記録側MFC106は、動作モードを切り替えることにより

、例えば後述する再生側M F C 1 1 4 としても用いることができる。記録側M F C 1 0 6において行われる処理について説明する。上述したM P E G エンコーダ1 0 2 およびS D T I 受信部1 0 8 から供給されたM P E G E S は、セレクタで何方か一方を選択され、ストリームコンバータに供給される。

ストリームコンバータでは、M P E G 2 の規定に基づきD C T ブロック毎に並べられていたD C T 係数を、1マクロブロックを構成する複数のD C T ブロックを通して、周波数成分毎にまとめ、まとめた周波数成分を並べ替える。また、ストリームコンバータは、エレメンタリストリームの1スライスが1ストライプの場合には、1スライスを1マクロブロックからなるものにする。さらに、ストリームコンバータは、1マクロブロックで発生する可変長データの最大長を所定長に制限する。これは、高次のD C T 係数を0 とすることでなしうる。

また、詳細は後述するが、ストリームコンバータでは、供給されたM P E G E S のシーケンスヘッダ2 に続くシーケンス拡張3 を検出し、シーケンス拡張3 からクロマフォーマットを示す情報c h r o m a _ f o r m a t を抜き出す。抜き出されたクロマフォーマット情報に基づき、クロマフォーマット4 : 2 : 2 と4 : 2 : 0 とを共通して処理できるように、入力されたM P E G E S の処理タイミングを制御する。

記録側M F C 1 0 6において並べ替えられた変換エレメンタリストリームは、E C C エンコーダ1 0 9 に供給される。E C C エンコーダ1 0 9 は、大容量のメインメモリが接続され（図示しない）、パッキングおよびシャフリング部、オーディオ用外符号エンコーダ、ビデオ用外符号エンコーダ、内符号エンコーダ、オーディオ用シャフリング部およびビデオ用シャフリング部などを内蔵する。また、E C C エン

コーダ 109 は、シンクブロック単位で ID を付加する回路や、同期信号を付加する回路を含む。ECC エンコーダ 109 は、例えば 1 個の集積回路で構成される。

なお、一実施形態では、ビデオデータおよびオーディオデータに対するエラー訂正符号としては、積符号が使用される。積符号は、ビデオデータまたはオーディオデータの 2 次元配列の縦方向に外符号の符号化を行い、その横方向に内符号の符号化を行い、データシンボルを 2 重に符号化するものである。外符号および内符号としては、リードソロモンコード (Reed-Solomon code) を使用できる。

10 ECC エンコーダ 109 における処理について説明する。変換エレメンタリストリームのビデオデータは、可変長符号化されているため、各マクロブロックのデータの長さが不揃いである。パッキングおよびシャフリング部では、マクロブロックが固定枠に詰め込まれる。このとき、固定枠からはみ出たオーバーフロー部分は、固定枠のサイズ 15 に対して空いている領域に順に詰め込まれる。

また、画像フォーマット、シャフリングパターンのバージョン等の情報を有するシステムデータが、後述するシスコン 121 から供給され、図示されない入力端から入力される。システムデータは、パッキングおよびシャフリング部に供給され、ピクチャデータと同様に記録 20 処理を受ける。システムデータは、ビデオ AUX として記録される。

また、走査順に発生する 1 フレームのマクロブロックを並び替え、テープ上のマクロブロックの記録位置を分散させるシャフリングが行われる。シャフリングによって、変速再生時に断片的にデータが再生される時でも、画像の更新率を向上させることができる。

25 パッキングおよびシャフリング部からのビデオデータおよびシステムデータ（以下、特に必要な場合を除き、システムデータを含む場合

も単にビデオデータと称する)は、ビデオデータに対して外符号化の符号化を行うビデオ用外符号エンコーダに供給され、外符号パリティが付加される。外符号エンコーダの出力は、ビデオ用シャフリング部で、複数のECCブロックにわたってシンクブロック単位で順番を入れ替える、シャフリングがなされる。シンクブロック単位のシャフリングによって特定のECCブロックにエラーが集中することが防止される。シャフリング部でなされるシャフリングを、インターリープと称することもある。ビデオ用シャフリング部の出力は、メインメモリに書き込まれる。

一方、上述したように、SDTI受信部108あるいはディレイ103から出力されたデジタルオーディオ信号がECCエンコーダ109に供給される。この一実施形態では、非圧縮のデジタルオーディオ信号が扱われる。デジタルオーディオ信号は、これらに限らず、オーディオインターフェースを介して入力されるようにもできる。

また、図示されない入力端子から、オーディオAUXが供給される。オーディオAUXは、補助的データであり、オーディオデータのサンプリング周波数等のオーディオデータに関連する情報を有するデータである。オーディオAUXは、オーディオデータに付加され、オーディオデータと同等に扱われる。

オーディオAUXが付加されたオーディオデータ(以下、特に必要な場合を除き、AUXを含む場合も単にオーディオデータと称する)は、オーディオデータに対して外符号の符号化を行うオーディオ用外符号エンコーダに供給される。オーディオ用外符号エンコーダの出力がオーディオ用シャフリング部に供給され、シャフリング処理を受ける。オーディオシャフリングとして、シンクブロック単位のシャフリングと、チャンネル単位のシャフリングとがなされる。

オーディオ用シャフリング部の出力は、メインメモリに書き込まれる。上述したように、メインメモリには、ビデオ用シャフリング部の出力も書き込まれており、メインメモリで、オーディオデータとビデオデータとが混合され、1チャンネルのデータとされる。

5 メインメモリからデータが読み出され、シンクブロック番号を示す情報等を有するIDが付加され、内符号エンコーダに供給される。内符号エンコーダでは、供給されたデータに対して内符号の符号化を施す。内符号エンコーダの出力に対してシンクブロック毎の同期信号が付加され、シンクブロックが連続する記録データが構成される。

10 ECCエンコーダ109から出力された記録データは、記録アンプなどを含むイコライザ110に供給され、記録RF信号に変換される。記録RF信号は、回転ヘッドが所定に設けられた回転ドラム111に供給され、磁気テープ112上に記録される。回転ドラム111には、実際には、隣接するトラックを形成するヘッドのアジマスが互いに異なる複数の磁気ヘッドが取り付けられている。

15

記録データに対して必要に応じてスクランブル処理を行っても良い。また、記録時にディジタル変調を行っても良く、さらに、パーシャル・レスポンスクラス4とビタビ符号を使用しても良い。なお、イコライザ110は、記録側の構成と再生側の構成とを共に含む。

20 第16図は、上述した回転ヘッドにより磁気テープ上に形成されるトラックフォーマットの一例を示す。この例では、1フレーム当たりのビデオおよびオーディオデータが4トラックで記録されている。互いに異なるアジマスの2トラックによって1セグメントが構成される。すなわち、4トラックは、2セグメントからなる。セグメントを構成する1組のトラックに対して、アジマスと対応するトラック番号〔0〕とトラック番号〔1〕が付される。トラックのそれぞれにおいて

25

、両端側にビデオデータが記録されるビデオセクタが配され、ビデオセクタに挟まれて、オーディオデータが記録されるオーディオセクタが配される。この第16図は、テープ上のセクタの配置を示すものである。

5 この例では、4チャンネルのオーディオデータを扱うことができるようになっている。A1～A4は、それぞれオーディオデータの1～4chを示す。オーディオデータは、セグメント単位で配列を変えられて記録される。また、ビデオデータは、この例では、1トラックに対して4エラー訂正ロック分のデータがインターリープされ、Upper SideおよびLower Sideのセクタに分割され記録される。

Lower Sideのビデオセクタには、所定位置にシステム領域(SYS)が設けられる。システム領域は、例えば、Lower Sideのビデオセクタの先頭側と末尾側とに、トラック毎に交互に設けられる。

なお、第16図において、SATは、サーボロック用の信号が記録されるエリアである。また、各記録エリアの間には、所定の大きさのギャップが設けられる。

第16図は、1フレーム当たりのデータを4トラックで記録する例であるが、記録再生するデータのフォーマットによっては、1フレーム当たりのデータを8トラック、6トラックなどで記録するようにもできる。

第16図Bに示されるように、テープ上に記録されるデータは、シンクロックと称される等間隔に区切られた複数のブロックからなる。第16図Cは、シンクロックの構成を概略的に示す。シンクロックは、同期検出するためのSYNCパターン、シンクロックのそ

それを識別するための I D、後続するデータの内容を示す D I D、データパケットおよびエラー訂正用の内符号パリティから構成される。データは、シンクブロック単位でパケットとして扱われる。すなわち、記録あるいは再生されるデータ単位の最小のものが 1 シンクブロックである。シンクブロックが多数並べられて（第 16 図 B）、例えばビデオセクタが形成される。

第 15 図の説明に戻り、再生時には、磁気テープ 112 から回転ドラム 111 で再生された再生信号が再生アンプなどを含むイコライザ 110 の再生側の構成に供給される。イコライザ 110 では、再生信号に対して、等化や波形整形などがなされる。また、ディジタル変調の復調、ビタビ復号等が必要に応じてなされる。イコライザ 110 の出力は、ECC デコーダ 113 に供給される。

ECC デコーダ 113 は、上述した ECC エンコーダ 109 と逆の処理を行うもので、大容量のメインメモリと、内符号デコーダ、オーディオ用およびビデオ用それぞれのデシャフリング部ならびに外符号デコーダを含む。さらに、ECC デコーダ 113 は、ビデオ用として、デシャフリングおよびデパッキング部、データ補間部を含む。同様に、オーディオ用として、オーディオ AUX 分離部とデータ補間部を含む。ECC デコーダ 113 は、例えば 1 個の集積回路で構成される。

ECC デコーダ 113 における処理について説明する。ECC デコーダ 113 では、先ず、同期検出を行いシンクブロックの先頭に付加されている同期信号を検出し、シンクブロックを切り出す。再生データは、シンクブロック毎に内符号デコーダに供給され、内符号のエラー訂正がなされる。内符号デコーダの出力に対して I D 補間処理がなされ、内符号によりエラーとされたシンクブロックの I D 例えばシン

クプロック番号が補間される。IDが補間された再生データは、ビデオデータとオーディオデータとに分離される。

上述したように、ビデオデータは、MPEGのイントラ符号化で発生したDCT係数データおよびシステムデータを意味し、オーディオデータは、PCM(Pulse Code Modulation)データおよびオーディオAUXを意味する。

分離されたオーディオデータは、オーディオ用デシャフリング部に供給され、記録側のシャフリング部でなされたシャフリングと逆の処理を行う。デシャフリング部の出力がオーディオ用の外符号デコーダに供給され、外符号によるエラー訂正がなされる。オーディオ用の外符号デコーダからは、エラー訂正されたオーディオデータが出力される。訂正できないエラーがあるデータに関しては、エラーフラグがセットされる。

オーディオ用の外符号デコーダの出力から、オーディオAUX分離部でオーディオAUXが分離され、分離されたオーディオAUXがECCデコーダ113から出力される（経路は省略する）。オーディオAUXは、例えば後述するシスコン121に供給される。また、オーディオデータは、データ補間部に供給される。データ補間部では、エラーの有るサンプルが補間される。補間方法としては、時間的に前後の正しいデータの平均値で補間する平均値補間、前の正しいサンプルの値をホールドする前値ホールド等を使用できる。

データ補間部の出力がECCデコーダ113からのオーディオデータの出力であって、ECCデコーダ113から出力されたオーディオデータは、ディレイ117およびSDTI出力部115に供給される。ディレイ117は、後述するMPEGデコーダ116でのビデオデータの処理による遅延を吸収するために設けられる。ディレイ117

に供給されたオーディオデータは、所定の遅延を与えられて、S D I 出力部 1 1 8 に供給される。

分離されたビデオデータは、デシャフリング部に供給され、記録側のシャフリングと逆の処理がなされる。デシャフリング部は、記録側 5 のシャフリング部でなされたシンクブロック単位のシャフリングを元に戻す処理を行う。デシャフリング部の出力が外符号デコーダに供給され、外符号によるエラー訂正がなされる。訂正できないエラーが発生した場合には、エラーの有無を示すエラーフラグがエラー有りを示すものとされる。

10 外符号デコーダの出力がデシャフリングおよびデパッキング部に供給される。デシャフリングおよびデパッキング部は、記録側のパッキングおよびシャフリング部でなされたマクロブロック単位のシャフリングを元に戻す処理を行う。また、デシャフリングおよびデパッキング部では、記録時に施されたパッキングを分解する。すなわち、マク 15 ロブロック単位にデータの長さを戻して、元の可変長符号を復元する。さらに、デシャフリングおよびデパッキング部において、システムデータが分離され、E C C デコーダ 1 1 3 から出力され、後述するシスコン 1 2 1 に供給される。

20 デシャフリングおよびデパッキング部の出力は、データ補間部に供給され、エラーフラグが立っている（すなわち、エラーのある）データが修整される。すなわち、変換前に、マクロブロックデータの途中にエラーがあるとされた場合には、エラー箇所以降の周波数成分のD C T 係数が復元できない。そこで、このような場合には、エラー箇所の可変長符号データをブロック終端符号（E O B）に置き替え、それ 25 以降の高次の周波数成分を示す可変長符号を打ち切る。同様に、高速再生時にも、シンクブロック長に対応する長さまでのD C T 係数のみ

を復元し、それ以降の係数は、ゼロデータに置き替えられる。さらに、データ補間部では、ビデオデータの先頭に付加されているヘッダがエラーの場合に、ヘッダ（シーケンスヘッダ、G O P ヘッダ、ピクチャヘッダ、ユーザデータ等）を回復する処理もなされる。

- 5 D C T ブロックに跨がって、D C T 係数がD C 成分および低域成分から高域成分へと並べられているため、このように、ある箇所からD C T 係数を無視しても、マクロブロックを構成するD C T ブロックのそれぞれに対して、満遍なくD C ならびに低域成分からのD C T 係数を行き渡させることができる。
- 10 データ補間部から出力されたビデオデータおよびエラーフラグがE C C デコーダ1 1 3 の出力であって、E C C デコーダ1 1 3 の出力は、再生側のマルチフォーマットコンバータ（以下、再生側M F C と略称する）1 1 4 に供給される。再生側M F C 1 1 4 は、上述した記録側M F C 1 0 6 と逆の処理を行うものであって、ストリームコンバータを含む。再生側M F C 1 1 4 は、例えば1 個の集積回路で構成される。

ストリームコンバータでは、記録側のストリームコンバータと逆の処理がなされる。すなわち、D C T ブロックに跨がって周波数成分毎に並べられていたD C T 係数を、D C T ブロック毎に並び替える。また、再生側M F C 1 1 4 では、供給されたストリームからシーケンス拡張3 を検出し、クロマフォーマットの情報を抜き出す。ストリームコンバータにおける上述のD C T 係数の並び替えの際に、抜き出されたクロマフォーマットの情報に基づき所定にタイミング制御を行う。これにより、再生信号がM P E G 2 に準拠したエレメンタリストリームに変換される。

なお、ストリームコンバータの入出力は、記録側と同様に、マクロ

ブロックの最大長に応じて、十分な転送レート（バンド幅）を確保しておく。マクロブロック（スライス）の長さを制限しない場合には、画素レートの3倍のバンド幅を確保するのが好ましい。

ストリームコンバータの出力が再生側MFC114の出力であって
5、再生側MFC114の出力は、SDTI出力部115およびMPEG
Gデコーダ116に供給される。

MPEGデコーダ116は、エレメンタリストリームを復号し、ビ
デオデータを出力する。すなわち、MPEGデコーダ116は、逆量
子化処理と、逆DCT処理とがなされる。復号ビデオデータは、SD
10 I出力部118に供給される。上述したように、SDI出力部118
には、ECCデコーダ113でビデオデータと分離されたオーディオ
データがディレイ117を介して供給されている。SDI出力部11
8では、供給されたビデオデータとオーディオデータとを、SDIの
フォーマットにマッピングし、SDIフォーマットのデータ構造を有
15 するストリームへ変換される。SDI出力部118からのストリーム
が output 端子120から外部へ出力される。

一方、SDTI出力部115には、上述したように、ECCデコー
ダ113でビデオデータと分離されたオーディオデータが供給されて
いる。SDTI出力部115では、供給された、エレメンタリストリ
20 ームとしてのビデオデータと、オーディオデータとをSDTIのフォ
ーマットにマッピングし、SDTIフォーマットのデータ構造を有す
るストリームへ変換される。変換されたストリームは、output 端子11
9から外部へ出力される。

第15図において、シスコン121は、例えばマイクロコンピュー
25 タからなり、この記録再生装置の全体の動作を制御する。またサーボ
122は、シスコン121と互いに通信を行いながら、磁気テープ1

12 の走行制御や回転ドラム 111 の駆動制御などを行う。

ここで、クロマフォーマットについて、概略的に説明する。第17図、第18図および第19図は、それぞれクロマフォーマット 4:4:4、4:2:2 および 4:2:0 を説明するための図である。これら5 のうち、第17図A、第18図A および第19図A は、輝度信号 Y および色差信号 Cb、Cr のマトリクスのサイズおよびサンプリングの位相を示す。図において、「×」が輝度信号 Y の位相を示し、重なった2つの「○」は、色差信号 Cb、Cr の位相を示す。

クロマフォーマット 4:4:4 は、第17図A に示されるように、10 色差信号 Cb、Cr と輝度信号 Y のマトリクスのサイズおよびサンプリング位相は、互いに一致している。したがって、8画素 × 8画素からなるDCT ブロックが4個であるマクロブロックで考えた場合、第17図B に示されるように、色差信号 Cb、Cr のマトリクスは、水平および垂直両次元で、輝度信号 Y のマトリクスと同じサイズの4ブ15 ロックからなる。

これに対して、クロマフォーマット 4:2:2 は、第18図A に示されるように、色差信号 Cb、Cr のマトリクスのサイズは、輝度信号 Y のマトリクスのサイズに対して、水平方向で 1/2 になっている。したがって、マクロブロックで考えると、色差信号 Cb、Cr のマ20 トリクスは、水平方向の次元で輝度信号 Y のマトリクスの 1/2 になっている。

さらに、クロマフォーマット 4:2:0 は、第19図A に示されるように、色差信号 Cb、Cr のマトリクスのサイズは、輝度信号 Y のマトリクスのサイズに対して、水平および垂直方向の両次元でそれぞれ 25 1/2 になっている。したがって、マクロブロックで考えると、色差信号 Cb、Cr のマトリクスは、水平および垂直方向の両次元で、

それぞれ輝度信号Yのマトリクスの1/2になっている。

なお、上述の第17図B、第18図Bおよび第19図Bに示されるように、マクロブロックにおいて、マクロブロックを構成するDCTブロックには、図に示されるように、左上から1、2、3および4の番号をそれぞれ付して表す。第17図～第19図に示される各マクロブロック内のブロックの符号化順序は、クロマフォーマットが4:4:4の場合で、第17図Bに示されるように、 Y_1 、 Y_2 、 Y_3 、 Y_4 、 Cb_1 、 Cr_1 、 Cb_2 、 Cr_2 、 Cb_3 、 Cr_3 、 Cb_4 および Cr_4 の順となる。同様に、クロマフォーマット4:2:2の場合で、第18図Bに示されるように、 Y_1 、 Y_2 、 Y_3 、 Y_4 、 Cb_1 、 Cr_1 、 Cb_2 および Cr_2 の順となり、クロマフォーマット4:2:0の場合で、第19図Bに示されるように、 Y_1 、 Y_2 、 Y_3 、 Y_4 、 Cb_1 および Cr_1 の順となる。

第20図Aは、MPEGエンコーダ102のDCT回路から出力されるビデオデータ中のDCT係数の順序を示す。SDTI受信部108から出力されるMPEG_ESについても同様である。以下では、MPEGエンコーダ102の出力を例に用いて説明する。DCTブロックにおいて左上のDC成分から開始して、水平ならびに垂直空間周波数が高くなる方向に、DCT係数がジグザグスキャンで出力される。その結果、第20図Bに一例が示されるように、全部で64個（8画素×8ライン）のDCT係数が周波数成分順に並べられて得られる。

このDCT係数がMPEGエンコーダのVLC部によって可変長符号化される。すなわち、最初の係数は、DC成分として固定的であり、次の成分（AC成分）からは、ゼロのランとそれに続くレベルに対応してコードが割り当てられる。従って、AC成分の係数データに対

する可変長符号化出力は、周波数成分の低い（低次の）係数から高い（高次の）係数へと、 $A C_1, A C_2, A C_3, \dots$ と並べられたものである。可変長符号化されたDCT係数をエレメンタリストリームが含んでいる。

5 上述した記録側MFC106に内蔵される、記録側のストリームコンバータでは、供給された信号のDCT係数の並べ替えが行われる。すなわち、それぞれのマクロブロック内で、ジグザグスキャンによってDCTブロック毎に周波数成分順に並べられたDCT係数がマクロブロックを構成する各DCTブロックにわたって周波数成分順に並べ
10 替えられる。

第21図は、この記録側ストリームコンバータにおけるDCT係数の並べ替えを概略的に示す。（4：2：2）コンポーネント信号の場合に、1マクロブロックは、輝度信号Yによる4個のDCTブロック（ Y_1, Y_2, Y_3 および Y_4 ）と、色度信号Cb, Crのそれぞれによる2個ずつのDCTブロック（ Cb_1, Cb_2, Cr_1 および Cr_2 ）からなる。

上述したように、MPEGエンコーダ102では、MPEG2の規定に従いジグザグスキャンが行われ、第21図Aに示されるように、各DCTブロック毎に、DCT係数がDC成分および低域成分から高域成分に、周波数成分の順に並べられる。一つのDCTブロックのスキャンが終了したら、次のDCTブロックのスキャンが行われ、同様に、DCT係数が並べられる。

すなわち、マクロブロック内で、DCTブロック Y_1, Y_2, Y_3 および Y_4 、DCTブロック Cb_1, Cb_2, Cr_1 および Cr_2 のそれぞれについて、DCT係数がDC成分および低域成分から高域成分へと周波数順に並べられる。そして、連続したランとそれに続くレベルとから

なる組に、[D C, A C₁, A C₂, A C₃, ···]と、それぞれ符号が割り当てられるように、可変長符号化されている。

記録側ストリームコンバータでは、可変長符号化され並べられたD C T係数を、一旦可変長符号を解読して各係数の区切りを検出し、マ
5 クロブロックを構成する各D C Tブロックに跨がって周波数成分毎にまとめる。この様子を、第21図Bに示す。最初にマクロブロック内の8個のD C TブロックのD C成分をまとめ、次に8個のD C Tブロ
ックの最も周波数成分が低いA C係数成分をまとめ、以下、順に同一次数のA C係数をまとめるように、8個のD C Tブロックに跨がって
10 係数データを並び替える。

並び替えられた係数データは、D C (Y₁), D C (Y₂), D C (Y₃), D C (Y₄), D C (C b₁), D C (C r₁), D C (C b₂), D C (C r₂), A C₁ (Y₁), A C₁ (Y₂), A C₁ (Y₃), A C₁ (Y₄), A C₁ (C b₁), A C₁ (C r₁), A C₁ (C b₂), A C₁ (C r₂), ···である。ここで、D C, A C₁, A C₂, ···は、第
15 20図を参照して説明したように、ランとそれに続くレベルとからなる組に対して割り当てられた可変長符号の各符号である。

記録側ストリームコンバータで係数データの順序が並べ替えられた変換エレメンタリストリームは、E C Cエンコーダ109に内蔵されるパッキングおよびシャフリング部に供給される。マクロブロックのデータの長さは、変換エレメンタリストリームと変換前のエレメンタリストリームとで同一である。また、M P E Gエンコーダ102において、ビットレート制御によりG O P (1フレーム) 単位に固定長化されているにも、マクロブロック単位では、長さが変動している。パッ
20 キングおよびシャフリング部では、マクロブロックのデータを固定枠
25 に当てはめる。

第 22 図は、パッキングおよびシャフリング部でのマクロブロックのパッキング処理を概略的に示す。マクロブロックは、所定のデータ長を持つ固定枠に当てはめられ、パッキングされる。このとき用いられる固定枠のデータ長を、記録および再生の際のデータの最小単位で 5 あるシンクブロックのデータ格納領域であるペイロードのデータ長と一致させている。これは、シャフリングおよびエラー訂正符号化の処理を簡単に行うためである。第 22 図では、簡単のため、1 フレームに 8 マクロブロックが含まれるものと仮定する。

可変長符号化によって、第 22 図 A に一例が示されるように、8 マ 10 クロブロックの長さは、互いに異なる。この例では、固定枠である 1 シンクブロックのデータ領域（ペイロード）の長さと比較して、マクロブロック #1 のデータ、#3 のデータおよび#6 のデータがそれぞれ長く、マクロブロック #2 のデータ、#5 のデータ、#7 のデータおよび#8 のデータがそれぞれ短い。また、マクロブロック #4 のデータは、ペイロードと略等しい長さである。 15

パッキング処理によって、マクロブロックがペイロード長の固定長枠に詰め込まれる。過不足無くデータを詰め込むことができるのは、1 フレーム期間で発生するデータ量が固定量に制御されているからである。第 22 図 B に一例が示されるように、ペイロードと比較して長いマクロブロックは、ペイロード長に対応する位置で分割される。分割されたマクロブロックのうち、ペイロード長からはみ出た部分（オーバーフロー部分）は、先頭から順に空いている領域に、すなわち、長さがペイロード長に満たないマクロブロックの後に、詰め込まれる。

25 第 22 図 B の例では、マクロブロック #1 の、ペイロード長からはみ出た部分が、先ず、マクロブロック #2 の後に詰め込まれ、そこ

がペイロードの長さに達すると、マクロブロック#5の後に詰め込まれる。次に、マクロブロック#3の、ペイロード長からはみ出た部分がマクロブロック#7の後に詰め込まれる。さらに、マクロブロック#6のペイロード長からはみ出た部分がマクロブロック#7の後ろに詰め込まれ、さらにはみ出た部分がマクロブロック#8の後に詰め込まれる。こうして、各マクロブロックがペイロード長の固定枠に対してパッキングされる。

各マクロブロックに対応する可変長データの長さは、記録側ストリームコンバータにおいて予め調べておくことができる。これにより、
10 このパッキング部では、VLCデータをデコードして内容を検査すること無く、マクロブロックのデータの最後尾を知ることができる。

上述したように、この一実施形態では、マクロブロック内でのDCT係数の並べ替えや、1ピクチャ単位でのマクロブロックデータのペイロードへのパッキングといった処理を行っている。そのため、例えばテープのドロップアウトなどによりエラー訂正符号のエラー訂正能力を超えてエラーが発生したような場合でも、画質の劣化を少なく抑えることができる。

第23図および第24図を用いて、係数並び替えおよびパッキングによる効果について説明する。ここでは、クロマフォーマットが4：2：2の例について説明する。第23図は、DCTブロックおよびDCT係数がMPEG ESに準じて供給される場合を示す。この場合には、第23図Aのように、スライスヘッダやマクロブロック(MB)ヘッダに続けて、DCTブロックが輝度信号 $Y_1 \sim Y_4$ 、色差信号 Cb_1, Cr_1, Cb_2 および Cr_2 の順に並べられている。各々のブロックでは、DCT係数がDC成分およびAC成分の低次から高次へと並べられている。

ここで、例えばECCデコーダなどにおいて、エラー訂正符号のエラー訂正能力を超えて、第23図Aの位置Aのタイミング、すなわち、ブロックC_{b₁}の高次係数にエラーが発生したとする。上述したように、MPEGでは、スライスが1つの可変長符号系列を構成している。そのため、一度エラーが発生すると、エラー位置から次のスライスヘッダが検出されるまでのデータは信頼できない。したがって、1スライス=1マクロブロックで構成されるこのストリームでは、このマクロブロック内の位置A以降のデータの復号化ができないことになる。

10 その結果、第23図Bに一例が示されるように、色差信号のブロックC_{r₁}、C_{b₂}およびC_{r₂}は、DC成分すらも再現することができない。したがって、ブロックY₁およびY₂に相当する部分Bは、ブロックC_{b₁}の高次およびそれ以外の色差信号のブロックが再現できないため、ブロックC_{b₁}の低次係数で得られる異常な色の画像となってしまう。また、ブロックY₃およびY₄に相当する部分Cは、輝度信号しか再現されないため、モノクロームの画像となってしまう。

第24図は、この一実施形態によるDCT係数の並び替えを行った変換ストリームを示す。この例でも、第23図の場合と同様に、位置Aでエラーが発生したものとする。変換ストリームにおいては、第24図Aに一例が示されるように、スライスヘッダやマクロブロックヘッダに続けて、各DCTブロックを跨いでDCT係数が成分毎にまとめられたブロックが、DC成分およびAC成分の低次から高次へと並べられている。

この場合でも、エラー位置以降のデータは、次のスライスヘッダが検出されるまで信頼できず、このマクロブロック内のエラー位置A以降のデータは、再現されない。しかしながら、この変換ストリームで

は、エラーによって復号不能となるデータは、各DCTブロック内のDCT係数におけるAC成分の高次側であり、各DCTブロックのDCT係数におけるDC成分およびAC成分の低次側は、均等に得られることになる。したがって、第24図Bに示されるように、高次のAC成分が再現されないために、画像の詳細な部分は欠けるが、上述のMPEG-ESの場合のように、モノクロームになったり、2つある色差成分のうち片方が欠けたような異常な色になることは、殆どの場合回避できることになる。

これにより、上述のパッキングにより他の固定枠長に格納されたデータが再現できなくても、ある程度の画質が確保できることになる。そのため、高速再生などの際の画質の劣化が抑えられる。

第25図は、上述したECCエンコーダ109のより具体的な構成を示す。第25図において、164がICに対して外付けのメインメモリ160のインターフェースである。メインメモリ160は、SDRAMで構成されている。インターフェース164によって、内部からのメインメモリ160に対する要求を調停し、メインメモリ160に対して書き込み／読み出しの処理を行う。また、パッキング部137a、ビデオシャフリング部137b、パッキング部137cによって、パッキングおよびシャフリング部137が構成される。

第26図は、メインメモリ160のアドレス構成の一例を示す。メインメモリ160は、例えば64MビットのSDRAMで構成される。メインメモリ160は、ビデオ領域250、オーバーフロー領域251およびオーディオ領域252を有する。ビデオ領域250は、4つのバンク(vbank#0、vbank#1、vbank#2およびvbank#3)からなる。4バンクのそれぞれは、1等長化単位のデジタルビデオ信号が格納できる。1等長化単位は、発生するデ

ータ量を略目標値に制御する単位であり、例えばビデオ信号の 1 ピクチャ (I ピクチャ) である。第 26 図中の、部分 A は、ビデオ信号の 1 シンクブロックのデータ部分を示す。1 シンクブロックには、フォーマットによって異なるバイト数のデータが挿入される。複数のフォーマットに対応するために、最大のバイト数以上であって、処理に都合の良いバイト数例えば 256 バイトが 1 シンクブロックのデータサイズとされている。

ビデオ領域の各バンクは、さらに、パッキング用領域 250A と内符号化エンコーダへの出力用領域 250B とに分けられる。オーバーフロー領域 251 は、上述のビデオ領域に対応して、4 つのバンクからなる。さらに、オーディオデータ処理用の領域 252 をメインメモリ 160 が有する。

この一実施形態では、各マクロブロックのデータ長標識を参照することによって、パッキング部 137a が固定枠長データと、固定枠を越える部分であるオーバーフローデータとをメインメモリ 160 の別々の領域に分けて記憶する。固定枠長データは、シンクブロックのデータ領域 (ペイロード) の長さ以下のデータであり、以下、ブロック長データと称する。ブロック長データを記憶する領域は、各バンクのパッキング処理用領域 250A である。ブロック長より短いデータ長の場合には、メインメモリ 160 の対応する領域に空き領域を生じる。ビデオシャフリング部 137b が書き込みアドレスを制御することによってシャフリングを行う。ここで、ビデオシャフリング部 137b は、ブロック長データのみをシャフリングし、オーバーフロー部分は、シャフリングせずに、オーバーフローデータに割り当てられた領域に書き込まれる。

次に、パッキング部 137c が外符号エンコーダ 139 へのメモリ

にオーバーフロー部分をパッキングして読み込む処理を行う。すなわち、メインメモリ 160 から外符号エンコーダ 139 に用意されている 1 ECC ブロック分のメモリに対してブロック長のデータを読み込み、若し、ブロック長のデータに空き領域が有れば、そこにオーバーフロー部分を読み込んでブロック長にデータが詰まるようにする。そして、1 ECC ブロック分のデータを読み込むと、読み込み処理を一時中断し、外符号エンコーダ 139 によって外符号のパリティを生成する。外符号パリティは、外符号エンコーダ 139 のメモリに格納する。外符号エンコーダ 139 の処理が 1 ECC ブロック分終了すると 10 、外符号エンコーダ 139 からデータおよび外符号パリティを内符号を行う順序に並び替えて、メインメモリ 160 のパッキング処理用領域 250A と別の出力用領域 250B に書き戻す。ビデオシャフリング部 140 は、この外符号の符号化が終了したデータをメインメモリ 160 へ書き戻す時のアドレスを制御することによって、シンクブロック単位のシャフリングを行う。

このようにブロック長データとオーバーフローデータとを分けてメインメモリ 160 の第 1 の領域 250A へのデータの書き込み（第 1 のパッキング処理）、外符号エンコーダ 139 へのメモリにオーバーフローデータをパッキングして読み込む処理（第 2 のパッキング処理） 20 、外符号パリティの生成、データおよび外符号パリティをメインメモリ 160 の第 2 の領域 250B に書き戻す処理が 1 ECC ブロック単位でなされる。外符号エンコーダ 139 が ECC ブロックのサイズのメモリを備えることによって、メインメモリ 160 へのアクセスの頻度を少なくすることができる。

25 そして、1 ピクチャに含まれる所定数の ECC ブロック（例えば 3 2 個の ECC ブロック）の処理が終了すると、1 ピクチャのパッキン

グ、外符号の符号化が終了する。そして、インターフェース 164 を介してメインメモリ 160 の領域 250B から読出したデータが ID 付加部 148、内符号エンコーダ 149、同期付加部 150 で処理され、並列直列変換部 124 によって、同期付加部 150 の出力データ 5 がビットシリアルデータに変換される。出力されるシリアルデータがパーシャル・レスポンスクラス 4 のプリコーダ 125 により処理される。この出力が必要に応じてディジタル変調され、記録アンプ 110 を介して、回転ドラム 111 に設けられた回転ヘッドに供給される。

なお、ECC ブロック内にヌルシンクと称する有効なデータが配されないシンクブロックを導入し、記録ビデオ信号のフォーマットの違いに対して ECC ブロックの構成の柔軟性を持たせるようになされる。ヌルシンクは、パッキングおよびシャフリングブロック 137 のパッキング部 137a において生成され、メインメモリ 160 に書込まれる。従って、ヌルシンクがデータ記録領域を持つことになるので、15 これをオーバーフロー部分の記録用シンクとして使用することができる。

オーディオデータの場合では、1 フィールドのオーディオデータの偶数番目のサンプルと奇数番目のサンプルとがそれぞれ別の ECC ブロックを構成する。ECC の外符号の系列は、入力順序のオーディオ 20 サンプルで構成されるので、外符号系列のオーディオサンプルが入力される毎に外符号エンコーダ 136 が外符号パリティを生成する。外符号エンコーダ 136 の出力をメインメモリ 160 の領域 252 に書込む時のアドレス制御によって、シャフリング部 137 がシャフリング（チャンネル単位およびシンクブロック単位）を行う。

25 さらに、126 で示す CPU インターフェースが設けられ、システムコントローラとして機能する外部の CPU 127 からのデータを受

け取り、内部ブロックに対してパラメータの設定が可能とされている。複数のフォーマットに対応するために、シンクブロック長、パリティ長を始め多くのパラメータを設定することが可能とされている。

パラメータの1つとしての”パッキング長データ”は、パッキング部 5 137a および 137b に送られ、パッキング部 137a、137b は、これに基づいて決められた固定枠（第22図Aで「ペイロード長」として示される長さ）に VLC データを詰め込む。

パラメータの1つとしての”パック数データ”は、パッキング部 13 7b に送られ、パッキング部 137b は、これに基づいて 1 シンクブ 10 ロック当たりのパック数を決め、決められたパック数分のデータを外符号エンコーダ 139 に供給する。

パラメータの1つとしての”ビデオ外符号パリティ数データ”は、外符号エンコーダ 139 に送られ、外符号エンコーダ 139 は、これに基づいた数のパリティが発生されるビデオデータの外符号の符号化を行 15 う。

パラメータの1つとしての”ID情報”および”DID情報”的ぞれぞれは、ID付加部 148 に送られ、ID付加部 148 は、これら ID 情報および DID 情報をメインメモリ 160 から読み出された単位長のデータ列に付加する。

20 パラメータの1つとしての”ビデオ内符号用パリティ数データ”および”オーディオ内符号用パリティ数データ”的ぞれぞれは、内符号エンコーダ 149 に送られ、内符号エンコーダ 149 は、これらに基づいた数のパリティが発生されるビデオデータとオーディオデータの内符号の符号化を行う。なお、内符号エンコーダ 149 には、パラメータ 25 の1つである”シンク長データ”も送られており、これにより、内符号化されたデータの単位長（シンク長）が規制される。

また、パラメータの1つとしてのシャフリングテーブルデータがビデオ用シャフリングテーブル（RAM）128vおよびオーディオ用シャフリングテーブル（RAM）128aに格納される。シャフリングテーブル128vは、ビデオシャフリング部137bおよび140
5 のシャフリングのためのアドレス変換を行う。シャフリングテーブル128aは、オーディオシャフリング137のためのアドレス変換を行う。

次に、この発明の一実施形態について、さらに詳細に説明する。この一実施形態では、ストリーム中のフィールドchroma_formatを検出し、chroma_formatに記述された値に応じて、処理を行う期間を定めるタイムスロットを選択する。例えば、タイムスロットは、クロマフォーマット4：2：2に基づき定められ、クロマフォーマット4：2：0に対しては、クロマフォーマット4：2：2に比して欠けている、DCTブロックCb₂およびCr₂に対
15 応する部分で処理を行わないように、定められる。

すなわち、MPEG ESでは、クロマフォーマット4：2：2におけるDCTブロックCb₂およびCr₂に対応する期間でそれぞれ処理が行われないように、クロマフォーマット4：2：0のタイムスロットが設計される。また、MPEG ESの係数がDCTブロック
20 を跨って並べ替えられた変換ストリームでは、DCT係数の各次数において、クロマデータCb₂およびCr₂に対応する期間でそれぞれ処理が行われないように、タイムスロットが設計される。

以下では、このクロマデータCb₂およびCr₂に対応する期間のタイムスロットおよび上述したDCTブロックCb₂およびCr₂に
25 対応する期間のタイムスロットを、タイムスロットCb₂およびCr₂と称する。また、ストリーム中でクロマフォーマットを示すフィー

ルドおよびそのフィールドで示される値をchroma_formatと記述し、4:2:2、4:2:0および4:4:4などの、ビデオ信号のクロマフォーマットと区別する。

第27図および第28図のタイミングチャートを用いて、上述のタイムスロットについて説明する。第27図は、入力されるストリームがMPEG ESである場合の、タイムスロットを示す一例のタイミングチャートである。第27図では、1マクロブロック分(=1スライス分)のストリームが示されている。

入力されたMPEG ESは、第27図Aに一例が示されるように、スライスヘッダおよびマクロブロックヘッダの後ろに、各DCTブロックが輝度信号から色差信号へと並べられ、各DCTブロック毎には、DCT係数のDC成分およびAC成分の低次から高次へと順に並べられる。各ブロックの長さは、DCT係数およびEOPの数に対応し、例えば65クロック分に固定的とされる。

1マクロブロック中のDCTブロック数は、第17図～第19図で上述したように、クロマフォーマットにより異なり、クロマフォーマットが4:2:2では、1マクロブロックがブロック Y_1 、 Y_2 、 Y_3 、 Y_4 、 Cb_1 、 Cr_1 、 Cb_2 および Cr_2 の8DCTブロックからなり、4:2:0では1マクロブロックがブロック Y_1 、 Y_2 、 Y_3 、 Y_4 、 Cb_1 、 Cr_1 の6DCTブロックからなる。すなわち、クロマフォーマットが4:2:0では、クロマフォーマット4:2:2に存在していたブロック Cb_2 および Cr_2 が存在しない。

そこで、この一実施形態では、クロマフォーマットが4:2:2の場合に合わせてタイムスロットを生成する。タイムストロットの単位は、1クロックである。クロマフォーマットが4:2:2の場合には、第27図Cに一例が示されるように、ブロック Y_1 ～ Cr_2 の期間

のスロットで”H”レベルとされたタイムスロットが生成される。一方、クロマフォーマットが4：2：0の場合には、第27図Bに一例が示されるように、クロマフォーマット4：2：2におけるブロックC_{b₂}およびC_{r₂}に対応する期間が”L”レベルで、ブロックY₁～C_{r₁}の期間が”H”レベルとされたタイムスロットが生成される。

次に、入力されるストリームが、MPEG ESのDCT係数がDCTブロックを跨いで並べ替えられた、変換ストリームである場合について説明する。第28図は、入力されるストリームが変換ストリームである場合のタイムスロットを示す一例のタイミングチャートである。第28図でも、上述の第27図と同様に、1マクロブロック分（=1スライス分）のストリームが示されている。

変換ストリームの場合には、スライスヘッダおよびマクロブロックヘッダの後ろに、1マクロブロック内の全てのDCTブロックの係数が、DC成分およびAC成分の低次から高次へと、ブロック間を跨いでデータが続く。すなわち、DC成分およびAC成分の低次から高次の各次成分のそれぞれに対して8クロックが割り当てられ、その8クロックがそれぞれ、各次成分毎の係数Y₁、Y₂、Y₃、Y₄、C_{b₁}、C_{r₁}、C_{b₂}およびC_{r₂}に割り当てられる。

したがって、この場合、クロマフォーマットが4：2：0のときには、第28図Bに一例が示されるように、各次成分のクロマフォーマット4：2：0には存在しない係数C_{b₂}およびC_{r₂}のスロットで”L”レベルとされ、他のスロットでは”H”レベルとされるタイムスロットが生成される。一方、クロマフォーマット4：2：2のときには、第28図Cに一例が示されるように、全てのスロットが”H”レベルとされるタイムスロットが生成される。

このようなタイムスロットを示す信号を生成し、これらの信号を用

いて記録側M F C 1 0 6 および再生側M F C 1 1 4 の処理を制御する。例えば、タイムスロットが”L”レベルの間は処理を行わないで、タイムスロットが”H”レベルになるまで待機するようとする。このようにすることで、クロマフォーマット4：2：2のストリームを処理するタイミングのままで、クロマフォーマット4：2：0のストリームを処理することができるようになる。

第29図は、上述したタイムスロットに対応した、この一実施形態によるストリームコンバータでの一例の処理を示すフローチャートである。このフローチャートは、記録側M F C 1 0 6 および再生側M F C 1 1 4 の何れにも適用可能なものである。また、このフローチャートは、1フレーム毎に繰り返される処理である。

先ず、最初のステップS 1 0で、入力されたストリームから、クロマフォーマットを示すフィールドであるc h r o m a _ f o r m a t が検出される。次のステップS 1 1では、c h r o m a _ f o r m a t の値に基づく判断がなされる。若し、c h r o m a _ f o r m a t が、入力されたストリームがクロマフォーマット4：2：2であることを示していれば、処理はステップS 1 3に移行する。

一方、ステップS 1 1で、c h r o m a _ f o r m a t が入力されたストリームがクロマフォーマット4：2：0であることを示してい20るとされれば、処理はステップS 1 2に移行する。ステップS 1 2では、現在のタイムスロットがタイムスロットC b₂あるいはC r₂であるかどうかが判断される。若し、現在の処理がタイムスロットC b₂あるいはC r₂であれば、処理はステップS 1 1に戻され、c h r o m a _ f o r m a t に従い再びステップS 1 2の処理がなされる。

25 これにより、クロマフォーマットが4：2：0のデジタルビデオ信号において、クロマフォーマットが4：2：2では存在し、クロマ

フォーマット4:2:0での存在しない、Cb₂およびCr₂の処理がスキップされることになる。

ステップS12により、現在のタイムスロットがタイムスロットCb₂およびCr₂を抜けたと判断されると、処理がステップS13に

5 移行して可変長符号が復号化され、次のステップS14で、処理したデータがマクロブロックの最後のデータであるかどうかが判断される。これは、例えば各DCTブロックの終端に付加されるEOB数を計数することで判断できる。クロマフォーマットが4:2:2の場合は、1マクロブロックが8個のDCTブロックからなり、1マクロブロ
10 ック中にEOBが8個存在する。また、クロマフォーマット4:2:0の場合は、1マクロブロックが6個のDCTブロックからなり、1マクロブロック中にEOBが6個存在する。chroma_formatに応じて、EOBの個数を計数することで、マクロブロックの終端を検出することができる。

15 若し、マクロブロックの終端ではないと判断されれば、処理はステップS11に戻され、chroma_formatに従った処理がなされる。一方、ステップS14でマクロブロックの終端であると判断されたら、処理はステップS15に移行する。

ステップS15では、入力されたストリームの並べ替えの処理がな
20 される。例えば、MPEG-ESの形式で入力されたストリーム、すなわち、1マクロブロック内でDCT係数がDCTブロック毎に並べられて入力されたストリームは、変換ストリーム、すなわち、DCT係数がDCTブロックを跨いで、DC成分およびAC成分の低次から高次へと並べられたストリームに変換される。同様に、変換ストリームとして入力されたストリームは、MPEG-ESに並べ替えられる

ストリームの並べ替えがなされたら、ステップ S 1 6 で、そこが 1 フレーム (1 ピクチャ) の終端のマクロブロックであるかどうかが判断される。若し、1 フレームの終端のマクロブロックであると判断されたら、1 フレーム内での一連の処理が終了される。一方、1 フレ 5 ムの終端のマクロブロックではないと判断されたら、処理はステップ S 1 1 に戻され、chroma_format に従った処理がなされる。

第 3 0 図は、上述したような処理を行うための、記録側 M F C 1 0 6 の一例の構成を示す。なお、この第 3 0 図に示される構成は、再生 10 側 M F C 1 1 4 と共有されるものである。もちろん、記録側 M F C 1 0 6 および再生側 M F C 1 1 4 で、それぞれ独立して設けてもよい。先ず、記録時の動作について説明する。M P E G E S は、ディレイ回路 3 0 0 に供給されると共に、シーケンスヘッダコード検出回路 3 0 5 、シーケンス拡張スタートコード検出回路 3 0 6 、シーケンス拡 15 張スタートコード I D 検出回路 3 0 7 およびスライススタートコード検出回路 3 0 8 の、各検出回路にそれぞれ供給される。

これら検出回路 3 0 5 ～ 3 0 8 は、入力された M P E G E S に対してパターンマッチングなどを行い、それぞれ所定の階層のヘッダ情報などを検出する。これらのうち、検出回路 3 0 5 ～ 3 0 7 によって 20 、供給された M P E G E S から、シーケンス拡張 3 に含まれるクロマフォーマットのフィールド chroma_format が検出される。

第 3 1 図は、8 ビット幅のバスで供給される場合の、M P E G E S のビット配列を概略的に示す。シーケンス層の先頭に、バイト配列 25 が [0 0 0 0 0 1 B 3] とされるシーケンスヘッダコード 1 が配される。シーケンスヘッダコード 1 から開始されるシーケンスヘッ

ダ2に続けて、シーケンス拡張3が配される。シーケンス拡張3の先頭には、バイト配列が〔00 00 01 B5〕である拡張スタートコード(`extension_start_code`)が配される。拡張スタートコードの直後に、4ビットからなる拡張スタートコードID(`extension_start_code_identer`)が配され、その次のバイトの上位側から6ビット目、すなわち、拡張スタートコードIDの終端から10ビット目から、2ビットの長さを持つフィールド`chroma_format`が配される。

第32図は、`chroma_format`と、ビデオ信号のクロマフォーマットとの対応を示す。2ビットの`chroma_format`の値を用いて、3種類のクロマフォーマットに対応させている。`chroma_format`〔01〕は、ビデオ信号のクロマフォーマット4:2:0に対応し、`chroma_format`〔10〕は、ビデオ信号のクロマフォーマット4:2:2に対応する。また、`chroma_format`〔11〕は、ビデオ信号のクロマフォーマット4:4:4に対応する。なお、`chroma_format`〔00〕は、システム予約とされている。

シーケンスヘッダ検出回路305では、入力ストリーム中のシーケンスヘッダコード1を検出する。シーケンスヘッダコード1は、バイト配列が〔00 00 01 B3〕となっているので、1バイト毎にパターンマッチングを行い、このバイト配列を検出することによって、シーケンスヘッダコード1を検出する。検出結果は、信号`sequence_header_code_det`として出力され、タイミングジェネレータ309に供給される。

拡張スタートコード検出回路306では、シーケンス拡張3の拡張スタートコードを検出する。拡張スタートコードは、バイト配列が〔

00 00 01 B5] となっているので、1バイト毎のパターンマッチングによってこのバイト配列を検出することによって、シーケンス拡張スタートコードを検出する。検出結果は、信号 `extention_start_code_det` として出力され、シーケンス 5 拡張スタートコード ID 検出回路 307 に供給される。また、信号 `extention_start_code_det` は、図示されていないが、タイミングジェネレータ 309 にも供給される。

シーケンス拡張スタートコード ID 検出回路 307 では、信号 `extention_start_code_det` に基づき、供給された MPEG ES から拡張スタートコード ID を検出する。シーケンス拡張スタートコード ID は、シーケンス拡張スタートコードの直後に配置されるフィールドで、シーケンス拡張 3 によってどの拡張データが送られてくるかを示す情報である。上述の、拡張スタートコード 検出回路 306 で拡張スタートコードが検出されると、次の 1バイト 15 の上位 4 ビットが調べられ、ビット配列が”0001”であれば、次の 1バイトの上位側から 6 ビット目、すなわち、シーケンス拡張スタートコード ID の終端から 10 ビット目から、`chroma_format` のフィールドが開始されると判断できる。シーケンス拡張スタートコード ID 検出回路 307 での検出結果は、信号 `sequence_extention_det` として出力され、タイミングジェネレータ 309 に供給される。 20

一方、スライススタートコード検出回路 308 では、供給された MPEG ES から、スライススタートコード 12 を検出する。スライススタートコード 12 は、ビット配列が [00 00 01 xx] 25 ([xx] は、[01] ~ [AF] の値) となっているので、1バイト毎のパターンマッチングによりこのバイト配列を検出することによ

って、スライススタートコードを検出することができる。検出結果は、信号 `slice_start_code_det` として出力され、タイミングジェネレータ 309 に供給される。

タイミングジェネレータ 309 では、上述した検出回路 305、307 および 308 の検出結果に基づき、種々のタイミング信号を生成する。タイミングジェネレータ 309 は、例えばクロックで動作するカウンタを有し、拡張スタートコード検出回路 306 で拡張スタートコードが検出されたなら、このカウンタを起動させる。そして、信号 `sequence_extension_det` に基づき、所望の拡張データが供給されていると判断されれば、第 31 図に示されるように、拡張スタートコードの終端から 2 クロック目で立ち上がる信号 `chroma_format_tim` を出力する。この信号 `chroma_format_tim` が立ち上がったバイトの上位側から、6 および 7 ビット目が、`chroma_format` を示していることになる。信号 `chroma_format_tim` は、ラッチ回路 310 に供給される。

ラッチ回路 310 では、タイミングジェネレータ 309 から供給された信号 `chroma_format_tim` に基づき、ディレイ回路 300 から出力された MPEG ES をラッチする。そして、ラッチされたデータから、`chroma_format` を抽出する。すなわち、上述の第 31 図に示されるように、信号 `chroma_format_tim` によって、拡張スタートコードの後ろから 2 バイト目がラッチされる。ラッチされたこのデータから、上位から 6 および 7 ビット目に配されるフィールド `chroma_format` が抽出される。

また、タイミングジェネレータ 309 は、上述の第 27 図および第

28図で説明したタイムスロットを示す信号を出力する。すなわち、クロマフォーマット4:2:2および4:2:0のそれぞれについて、MPEG ESに対応したタイムスロットを示す信号が出力される。また、クロマフォーマット4:2:2および4:2:0のそれぞれ5について、MPEG ESに対してDCT係数が並べ替えられた変換ストリームに対応したタイムスロットを示す信号が出力される。これらタイムスロットを示す4本の信号は、スライススタートコード検出回路308から出力された信号slice_start_code_detに基づきリセットされる信号である。これらタイムスロットを10示す4本の信号は、それぞれセレクタ311Aおよび311Bに供給される。

ここで、CPU I/F312は、この記録再生装置の全体を制御するシスコン121と、この第30図の構成とのインターフェイスをとる。シスコン121により、装置の記録／再生のモードに従い信号15vld_settingsおよび信号vlc_settingsが出力される。この信号vld_settingsおよび信号vlc_settingsがCPU I/F312を介して、セレクタ311Aおよび311Bにそれぞれ供給される。

セレクタ311Aおよび311Bは、それぞれラッチ回路310から出力されるchroma_formatと、CPU I/F312から供給される信号vld_settingsおよび信号vlc_settingsとにより、入力された信号から1つを選択して出力する。セレクタ311Aの出力は、信号vld_timingsとして、後述するVLD301に供給される。VLD301は、この信号v25l1d_timingsによって動作を制御される。同様に、セレクタ311Bの出力は、信号vlc_timingsとして、後述するV

L C 3 0 4 に供給される。V L C 3 0 4 は、この信号 v l c _ t i m i n g s によって動作を制御される。

一方、S D T I 受信部 1 0 8 から入力されたM P E G E S は、ディレイ回路 3 0 0 を介して上述した検出処理によるディレイを吸収するため位相調整され、可変長符号復号化回路 (V L D) 3 0 1 に供給される。V L D 3 0 1 に供給されたM P E G E S は、V L D 3 0 1 に接続されるメモリ 3 0 2 に一旦、格納される。

V L D 3 0 1 では、メモリ 3 0 2 の読み出し制御を行いメモリ 3 0 2 に格納されたM P E G E S を読み出す。そして、図示されないコードテーブルに予め記憶された可変長コードを参照しながら、読み出されたM P E G E S の可変長符号を解読し、可変長符号をD C T ブロック毎およびD C T 係数毎の有効長さデータを有するデータに変換する。変換されたデータは、信号 v l d _ s e t t i n g s に基づき V L D 3 0 1 にアドレス制御され、所定の順序でメモリ 3 0 3 に格納される。V L D 3 0 1 における処理は、c h r o m a _ f o r m a t および信号 v l d _ s e t t i n g s に基づきセレクタ 3 1 1 A で選択されて供給された信号 v l d _ t i m i n g s に基づきタイミングが制御される。

V L D 3 0 1 は、信号 v l d _ t i m i n g s が”H”レベル状態で処理を行い、”L”レベルの状態で処理が休止されるように制御される。c h r o m a _ f o r m a t がクロマフォーマット 4 : 2 : 2 を示す場合には、セレクタ 3 1 1 A により、第 2 7 図 C に示される信号 v l d _ t i m i n g s が選択される。この場合には、全てのタイムスロットで処理が行われることになる。一方、c h r o m a _ f o r m a t がクロマフォーマット 4 : 2 : 0 を示す場合には、セレクタ 3 1 1 A により、第 2 7 図 B に示される信号 v l d _ t i m i n g s が選

5 択される。クロマフォーマット 4 : 2 : 0 には存在しない、ブロック C b₂ および C r₂ の期間では、全く何も処理を行わないヌルスロットとして処理する。このようにして、MPEG ESにおいてクロマフォーマットが 4 : 2 : 2 および 4 : 2 : 0 の両方に対応することができる。

なお、VLD 301 では、メモリ 302 からデータが読み出され、メモリ 302 に格納されたデータ量が所定量以下になったら、SDTI 受信部 108 に接続されるフレームメモリ 170 に対してデータの読み出しを要求する信号 ready を出力する。

10 メモリ 303 に格納されたデータは、信号 vlc_setting に基づき、可変長符号化回路 (VLC) 304 にアドレス制御をされ、行および列を読み替えられて読み出される。これにより、第 21 図を用いて説明したような、DCT 係数の並べ替えを施される。

15 第 33 図は、メモリ 303 に 1 マクロブロック分のデータが書き込まれたときのデータ配置を、概略的に示す。また、第 34 図および第 35 図は、このメモリ 303 のアクセス方法の例を示す。第 33 図の例では、縦方向 (行方向) に DCT ブロックが並べられ、横方向 (列方向) に各 DCT 毎に DCT 係数が並べられる。DCT 係数は、DC 成分を先頭に、AC 成分の低次から高次へと並べられる。各 DCT ブロックにおいて、DCT 係数の終端には、ブロックの終端を示す EOB (End of Block) が配される。EOB は、所定のビット配列からなるデータである。例えば、DCT ブロック Y₁ では、係数 AC61 以降のデータが無く、EOB は、係数 AC60 の終端に配される。

20 VLD 301 から出力されたデータは、第 34 図に一例が示される。DCT ブロック毎に、行毎に列方向に向けて書き込まれる。これを、第 35 図に示されるように、列毎に、行方向に向けて読み出

すことで、DCT係数が並び替えられる。このとき、それぞれのDCTブロックの行において、EOBが付された係数以降は無視され、次のDCTブロックの同一列のデータが読み出される。

5 このようにして、メモリ303から行および列を読み替えられて読み出されたデータは、VLC304に供給される。VLC304に供給されたデータは、有効長さ情報を有しているので、有効長さ情報に従ってDCT係数はつなげられ、変換ストリームとして出力される。

10 VLC304による処理は、セレクタ311Bにより選択され供給された信号v1c_timingsによって制御される。すなわち、記録時には、上述した第28図Bおよび第28図Cに示されるような信号を、信号v1c_timingsとしてchroma_formatに応じて選択し、VLC304に供給する。クロマフォーマットが4:2:2であれば、全てのタイムスロットで処理がなされる。一方、クロマフォーマットが4:2:0であれば、クロマフォーマット15 4:2:2のタイムスロットCb₂およびCr₂に対応するタイムスロットをヌルスロットとして処理する。

20 上述したように、この第30図に示される構成は、再生時の再生側MFC114における処理にも適用させることができる。記録および再生の処理は、シスコン121からCPU I/F312を介して供給される、現在の処理モードが再生および記録の何れであるかを示す信号pb/recに基づき切り替えられる。

再生時には、DCT係数がマクロブロック内でDCT係数を跨いでDCT成分およびAC成分の低次から高次へと並べ替えられた、変換ストリームがECCデコーダ113を介して再生側MFC114に供給されることになる。再生側MFC114では、供給された変換ストリームから、chroma_formatを検出し、検出されたchr

chroma_format とシスコン 121 から CPU_I / F 312 を介して供給された信号 vld_settings とに基づき、タイムスロットの選択がなされる。

chroma_format がクロマフォーマット 4 : 2 : 2 を示す場合には、第 28 図 C に示されるタイムスロットが信号 vld_timings として選択され、VLD 301 に供給される。この場合には、全てのタイムスロットで処理が行われることになる。一方、chroma_format がクロマフォーマット 4 : 2 : 0 を示す場合には、第 28 図 B に示されるタイムスロットが信号 vld_timings として選択される。クロマフォーマット 4 : 2 : 0 には存在しない、係数 C_{b_2} および C_{r_2} のスロットでは、全く何も処理を行わないヌルスロットとして処理する。このようにして、再生時の VLD 301 においても、クロマフォーマットが 4 : 2 : 2 および 4 : 2 : 0 の両方の場合に対応することができる。

VLD 301 では、供給された変換ストリームの可変長符号を解読し、有効長さ情報を有するデータとして、上述の第 35 図の順序に従い、列毎に行方向に向けてメモリ 303 に書き込む。VLC 304 が上述の第 34 図の順序に従い、メモリ 303 に書き込まれたデータを行毎に列方向に向けて読み出し、可変長符号をつなげて出力する。このようにして、再生側 MFC 114 において、再生された変換ストリームを MPEG_ES に変換することができる。

chroma_format がクロマフォーマット 4 : 2 : 2 を示す場合には、第 27 図 C に示されるタイムスロットが信号 vlc_timings として選択され、VLC 304 に供給される。この場合には、全てのタイムスロットで処理が行われることになる。一方、chroma_format がクロマフォーマット 4 : 2 : 0 を示す場

合には、第27図Bに示されるタイムスロットが信号 $v1c_time_ings$ として選択される。クロマフォーマット 4 : 2 : 0 には存在しない、係数 Cb_2 および Cr_2 のスロットでは、全く何も処理を行わないヌルスロットとして処理する。このようにして、再生時の VL 5 C304においても、クロマフォーマットが 4 : 2 : 2 および 4 : 2 : 0 の両方の場合に対応することができる。

なお、上述では、この一実施形態がクロマフォーマット 4 : 2 : 2 および 4 : 2 : 0 に対応するように説明したが、これはこの例に限らず、クロマフォーマット 4 : 4 : 4 にもさらに対応させるようにできる。すなわち、クロマフォーマット 4 : 4 : 4 では、 $Y_1 \sim Y_4$ 、 Cb_1 、 Cr_1 、 Cb_2 、 Cr_2 、 Cb_3 、 Cr_3 、 Cb_4 および Cr_4 全てのタイムスロットで処理を行うようとする。そして、クロマフォーマット 4 : 2 : 2 では、 Cb_3 、 Cr_3 、 Cb_4 および Cr_4 のタイムスロットをヌルスロットとして処理し、クロマフォーマット 4 : 2 : 0 15 では、 Cb_2 、 Cr_2 、 Cb_3 、 Cr_3 、 Cb_4 および Cr_4 のタイムスロットをヌルスロットとすればよい。

また、上述では、 $chroma_format$ は、入力されたストリームから検出されたものを用いているが、これはこの例に限られない。例えば、シスコン 121 から CPU I/F 312 を介して、セ 20 レクタ 311A および 311B に、直接的に供給し、強制的にこれらセレクタ 311A および 311B による選択を行うようにもできる。この方法は、例えば、ストリームのヘッダにエラーが発生するなど、ヘッダ情報が信頼できない場合に用いて好適である。

以上説明したように、この発明によれば、クロマフォーマットが 4 : 2 : 0 で入力されたディジタルビデオ信号を、クロマフォーマットが 4 : 2 : 2 のディジタルビデオ信号と同じ信号として処理すること

ができる効果がある。

そのため、MPEG ESをVTRで記録する際のフォーマットを変更しなくても、4：2：2および4：2：0の両クロマフォーマットのディジタルビデオ信号に対応させることができる。

5 また、VTRの記録フォーマットに密接に関係する、シャフリングやエラー訂正符号化、エラー訂正符号の復号化などの処理において、MPEG ESのクロマフォーマットが4：2：2および4：2：0の何れであるかを意識する必要が無いという効果がある。

10 らDCT係数が並べ替えられた変換ストリームとの、ストリームコンバータによる変換過程の小規模な変更だけで済むという効果がある。

請求の範囲

1. 画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ上記第2のブロック単位で圧縮符号化されたデジタルビデオ信号を記録媒体に記録する記録装置において、

10 入力デジタルビデオ信号の輝度信号と2つの色差信号の標本化周波数の比を示す第1のクロマフォーマットを検出する検出手段と、
上記検出手段で検出された上記第1のクロマフォーマットに基づき、上記第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、上記入力デジタルビデオ信号に対する処理を、上記第2のクロマフォーマットで示される情報量と上記第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御手段と

15 を有することを特徴とする記録装置。
2. 請求の範囲第1項に記載の記録装置において、
上記入力デジタルビデオ信号は、MPEG符号化データであることを特徴とする記録装置。

20 3. 請求の範囲第1項に記載の記録装置において、
上記第1のクロマフォーマットは、輝度信号と2つの色差信号の標本化周波数の比が4:2:0であって、上記第2のクロマフォーマットは、輝度信号と2つの色差信号の標本化周波数の比が4:2:2であることを特徴とする記録装置。

25 4. 請求の範囲第1項に記載の記録装置において、

上記第2のクロマフォーマットは、輝度信号と2つの色差信号の標本化周波数の比が4：4：4であることを特徴とする記録装置。

5. 画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づく
5 クロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ上記第2のブロック単位で圧縮符号化されたディジタルビデオ信号を記録媒体に記録する記録方法において、

10 入力ディジタルビデオ信号の輝度信号と2つの色差信号の標本化周波数の比を示す第1のクロマフォーマットを検出する検出のステップと、

15 上記検出のステップで検出された上記第1のクロマフォーマットに基づき、上記第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないと
15 きに、上記入力ディジタルビデオ信号に対する処理を、上記第2のクロマフォーマットで示される情報量と上記第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御のステップと

20 を有することを特徴とする記録方法。

20 6. 画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づく
クロマフォーマットに応じて第2のブロック単位で分割され、輝度信号と2つの色差信号とがそれぞれ上記第2のブロック単位で圧縮符号化されて記録媒体に記録されたディジタルビデオ信号を再生する再生
25 装置において、

記録媒体に記録されたディジタルビデオ信号を再生する再生手段と

上記再生手段によって再生された再生ディジタルビデオ信号の輝度信号と2つの色差信号との標本化周波数の比を示す第1のクロマフォーマットを検出する検出手段と、

- 5 上記検出手段で検出された上記第1のクロマフォーマットに基づき、上記第1のクロマフォーマットで示される情報量が、予め定められた第2のクロマフォーマットで示される情報量よりも少ないときに、上記再生ディジタルビデオ信号に対する処理を、上記第2のクロマフォーマットで示される情報量と上記第1のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する制御手段と
- 10

を有することを特徴とする再生装置。

7. 請求の範囲第6項に記載の再生装置において、

- 15 上記入力ディジタルビデオ信号は、M P E G 符号化データであることを特徴とする再生装置。

8. 請求の範囲第6項に記載の再生装置において、

- 20 上記第1のクロマフォーマットは、輝度信号と2つの色差信号の標本化周波数の比が4：2：0であって、上記第2のクロマフォーマットは、輝度信号と2つの色差信号の標本化周波数の比が4：2：2であることを特徴とする再生装置。

9. 請求の範囲第6項に記載の再生装置において、

上記第2のクロマフォーマットは、輝度信号と2つの色差信号との標本化周波数の比が4：4：4であることを特徴とする再生装置。

- 25 10. 画面が所定に分割された第1のブロックでの輝度信号と2つの色差信号とが、輝度信号と2つの色差信号の標本化周波数の比に基づくクロマフォーマットに応じて第2のブロック単位で分割され、輝度

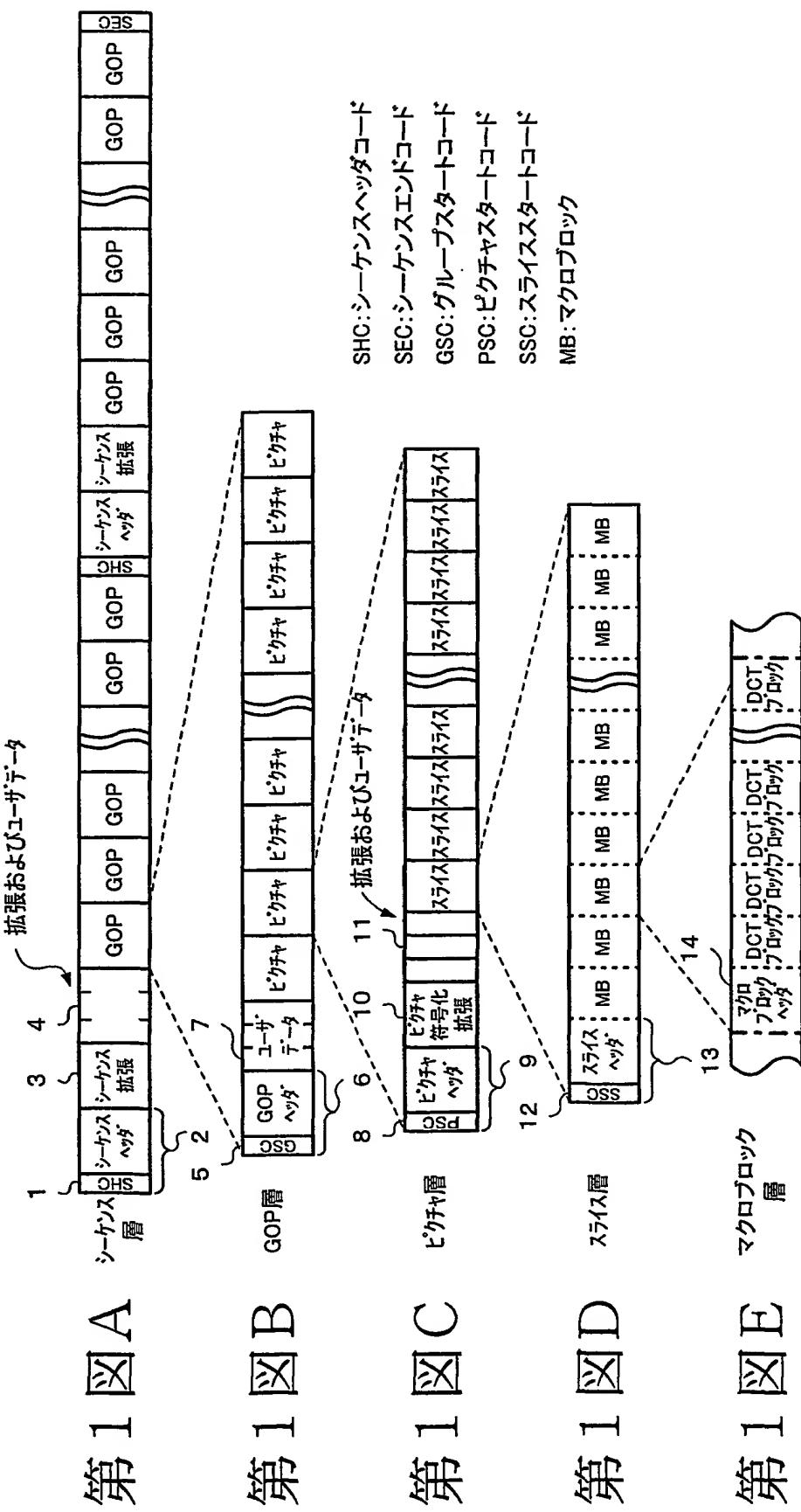
信号と 2 つの色差信号とがそれぞれ上記第 2 のブロック単位で圧縮符号化されて記録媒体に記録されたディジタルビデオ信号を再生する再生方法において、

記録媒体に記録されたディジタルビデオ信号を再生する再生手段と

5 、

上記再生手段によって再生された再生ディジタルビデオ信号の輝度信号と 2 つの色差信号との標本化周波数の比を示す第 1 のクロマフォーマットを検出する検出のステップと、

上記検出のステップで検出された上記第 1 のクロマフォーマットに基づき、上記第 1 のクロマフォーマットで示される情報量が、予め定められた第 2 のクロマフォーマットで示される情報量よりも少ないときに、上記再生ディジタルビデオ信号に対する処理を、上記第 2 のクロマフォーマットで示される情報量と上記第 1 のクロマフォーマットで示される情報量との差分に対応した期間だけ止めるように制御する
10 制御のステップと
15 を有することを特徴とする再生方法。



THIS PAGE BLANK (USPTO)

第2図

コード名	ビット数	内容
sequence header code	32	シーケンスヘッダコード
horizontal size value	12	水平方向画素数下位12ビット
vertical size value	12	垂直方向ライン数下位12ビット
aspect ratio information	4	画素アスペクト比情報
frame rate code	4	フレームレートコード
bit rate value	18	ビットレート下位18ビット(400ビット単位表示)
vbv buffer size value	10	VBVバッファサイズ下位10ビット
intra quantiser matrix [64]	8 * 64	イントラMB用量子化マトリクス値
non intra quantiser matrix [64]	8 * 64	非イントラMB用量子化マトリクス値

第3図

コード名	ビット数	内容
extension start code	32	拡張データの開始同期コード
extension start code identifier	4	どの拡張データが送られるかを示す
profile and level indication	8	プロファイルとレベルの指示
progressive sequence	1	順次走査であることを示す
chroma format	2	色差フォーマットの指定
horizontal size extension	2	画像の横の画素数の上位2ビット
vertical size extension	2	画像の縦のライン数の上位2ビット
bit rate extension	12	ビットレート値の上位12ビット
marker bit	1	スタートコードエミュレーションの防止
vbv buffer size extension	8	VBVバッファサイズの上位8ビット
low delay	1	Bピクチャを含まないことを示す
frame rate extension n	2	フレームレート拡張
frame rate extension d	5	フレームレート拡張
next start code()		

THIS PAGE BLANK (USPTO)

第4図

コード名	ビット数	内容
extension data (0)		拡張データ(0)
sequence display extension ()		シーケンス表示()
sequence scalable extension ()		シーケンススケーラブル拡張()
extension start code identifier	4	シーケンススケーラブル拡張ID
scalable mode	2	スケーラビリティモード
layer id	4	スケーラブル階層のレイヤID
空間スケーラビリティの場合		
lower layer prediction horizontal size	14	予測用下位レイヤの水平サイズ
lower layer prediction vertical size	14	予測用下位レイヤの垂直サイズ
vertical subsampling factor n	5	垂直方向アップサンプル用除数
テンポラルスケーラビリティの場合		
picture mux order	3	第1ベースレイヤ画像前の付加レイヤ画像数
picture mux factor	3	ベースレイヤ間の付加レイヤの画像数
user data ()		ユーザデータ()
user data	8	ユーザデータ

THIS PAGE BLANK (USPS)

第5図

コード名	ビット数	内容
group start code ()	32	GOPスタートコード
time code	25	タイムコード(時, 分, 秒, ピクチャ)
closed gop	1	GOPの独立性を示すフラグ
broken link	1	GOP内 Iピクチャ前のBピクチャの正当性フラグ

第6図

コード名	ビット数	内容
extension data (1)		拡張データ(1)
user data ()		ユーザデータ()
user data	8	ユーザデータ

THIS PAGE BLANK (USPTO)

第7図

コード名	ビット数	内容
picture start code	32	ピクチャスタートコード
temporal reference	10	GOP内画像の表示順序(modulo 1024)
picture coding type	3	ピクチャ符号化タイプ(I, B, P)
vbv delay	16	復号開始までのVBV遅延量

第8図

コード名	ビット数	内容
f code[s][t]	4	前・後方向(s), 水平・垂直(t)動きベクトル範囲
intra dc precision	2	イントラMBのDC係数精度
picture structure	2	ピクチャ構造(フレーム, フィールド)
top field first	1	表示フィールドの指定
frame pred frame dct	1	フレーム予測+フレームDCTフラグ
concealment motion vectors	1	イントラMBコンシールメントMVフラグ
q scale type	1	量子化スケールタイプ(線形, 非線形)
intra vlc format	1	イントラMB用VLCタイプ
alternate scan	1	スキヤニングタイプ(ジグザグ, オルタネート)
repeat first field	1	2:3プルダウン用フィールドリピート
chroma 420 type	1	4:2:0のときprogressive frameと同値
progressive frame	1	プログレッシブフレームフラグ

THIS PAGE BLANK (uspt)

第9図

コード名	ビット数	内容
extension data (2)		拡張データ(2)
quant matrix extension ()		量子化マトリクス拡張()
intra quantiser matrix[64]	8 * 64	イントラMB量子化マトリクス
non intra quantiser matrix[64]	8 * 64	非イントラMB量子化マトリクス
chroma intra quantiser matrix[64]	8 * 64	色差イントラ量子化マトリクス
chroma non intra quantiser matrix[64]	8 * 64	色差非イントラ量子化マトリクス
copyright extension ()		著作権拡張()
picture display extension ()		ピクチャ表示拡張()
picture spatial scalable extension ()		ピクチャ空間スケーラブル拡張()
spatial temporal weight code table index	2	アップサンプル用時空間重み付けテーブル
lower layer progressive frame	1	下位レイヤプログレッシブ画像フレーム
lower layer deinterlaced field select	1	下位レイヤのフィールド選択
picture temporal scalable extension ()		ピクチャテンポラルスケーラブル拡張()
reference select code	2	参照画面の選択
forward temporal reference	10	前方向予測用下位レイヤの画像番号
backward temporal reference	10	後方向予測用下位レイヤの画像番号
user data ()		ユーザデータ()
user data ()	8	ユーザデータ

THIS PAGE BLANK (USPS)

第10図

コード名	ビット数	内容
slice start code	32	スライススタートコード＋スライス垂直位置
slice vertical position extension	3	スライス垂直位置拡張用(>2800ライン)
priority breakpoint	7	データパーティショニング用区分点
quantiser scale code	5	量子化スケールコード(1~31)
intra slice	1	イントラスライスフラグ
macroblock()		マクロブロックデータ()

第11図

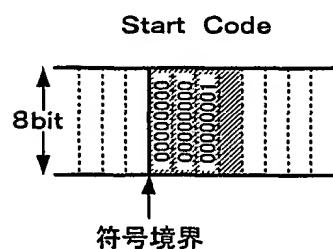
コード名	ビット数	内容
macroblock escape	11	MBアドレス拡張用(>33)
macroblock address increment	1~11	現MBアドレスと前MBアドレスの差
macroblock modes()		マクロブロックモード()
macroblock type	1~9	MB符号化タイプ(MC, Codedなど)
spatial temporal weight code	2	アップサンプル用の時空間重み付けコード
frame motion type	2	フレーム構造の動き補償タイプ
field motion type	2	フィールド構造の動き補償タイプ
dct type	1	DCTタイプ(フレーム, フィールド)
quantiser scale code	5	MB量子化スケールコード(1~31)
motion vectors(s)		動きベクトル(s)
motion vertical field select[r][s]	1	予測に用いる参照フィールドの選択
motion vector(r,s)		動きベクトル(r, s)
motion code[r][s][t]	1~11	基本差分動きベクトル
motion residual[r][s][t]	1~8	残差ベクトル
dmvector[t]	1~2	デュアルプライム用差分ベクトル
coded block pattern()		CBP
block()		ブロックデータ()

THIS PAGE BLANK (USPTO)

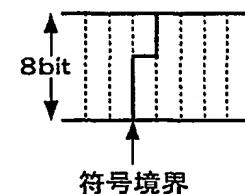
第12図

コード名	ビット数	内容
dct dc size luminance	2-9	DCT輝度DC係数差分サイズ
dct dc differential	1-11	DCT輝度DC係数差分値
dct dc size chrominance	2-10	DCT色差DC係数差分サイズ
dct dc differential	1-11	DCT色差DC係数差分値
First DCT coefficient	3-24	非イントラブックの第1非零係数
Subsequent DCT coefficient	2-24	後続のDCT係数
End of block	2 or 4	ブロック内のDCT係数終了フラグ

第13図A

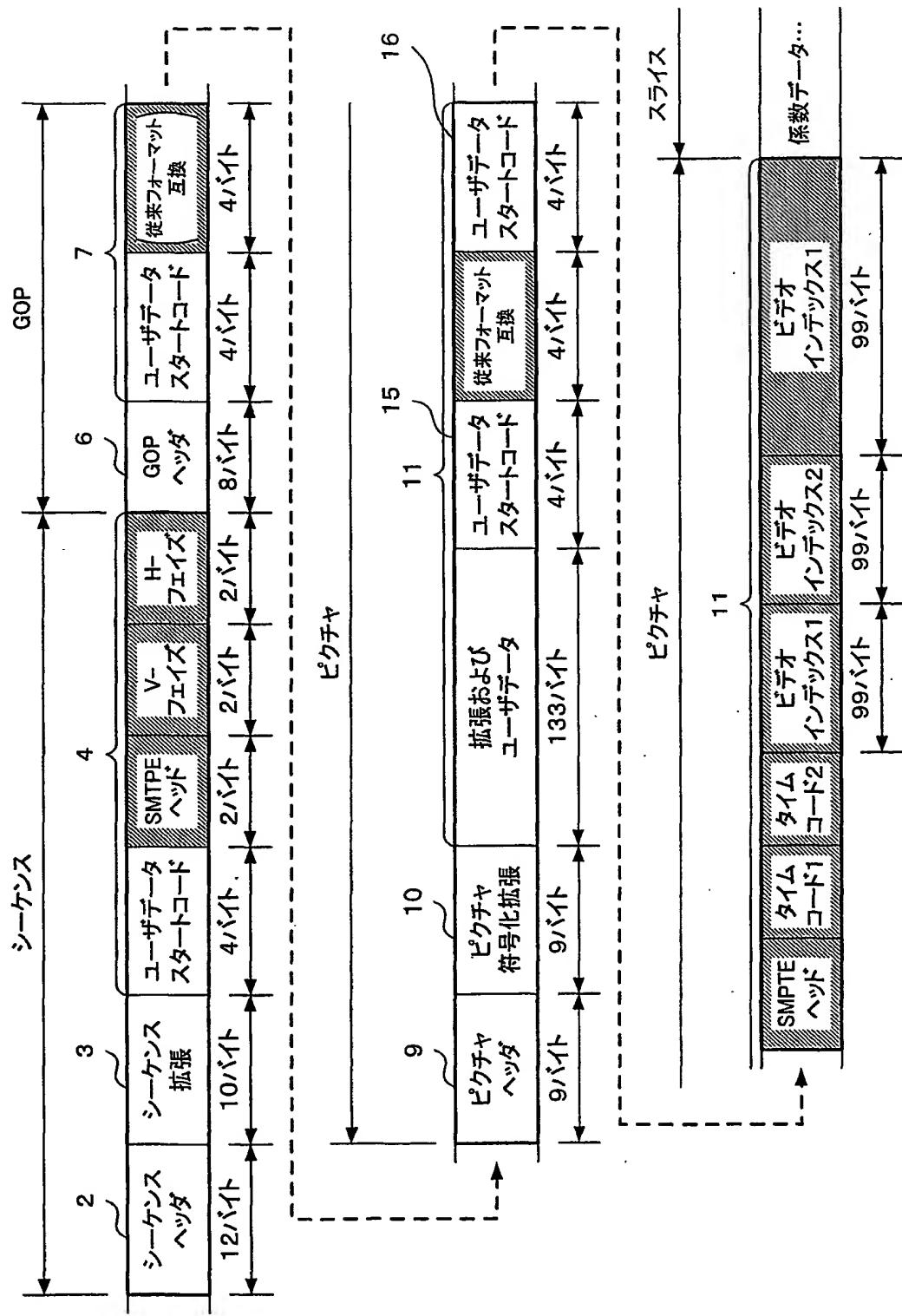


第13図B



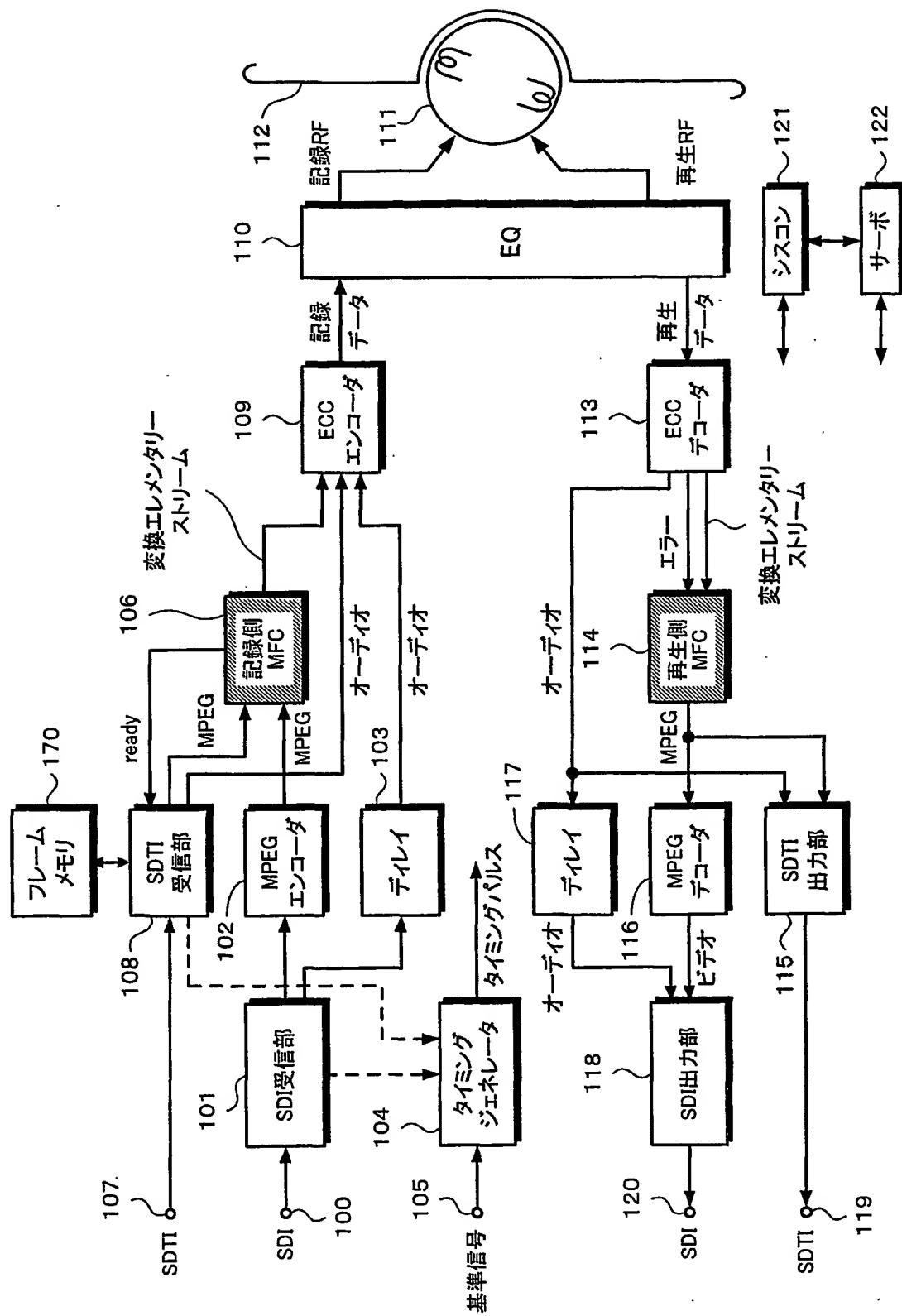
THIS PAGE BLANK (USPS)

第14図



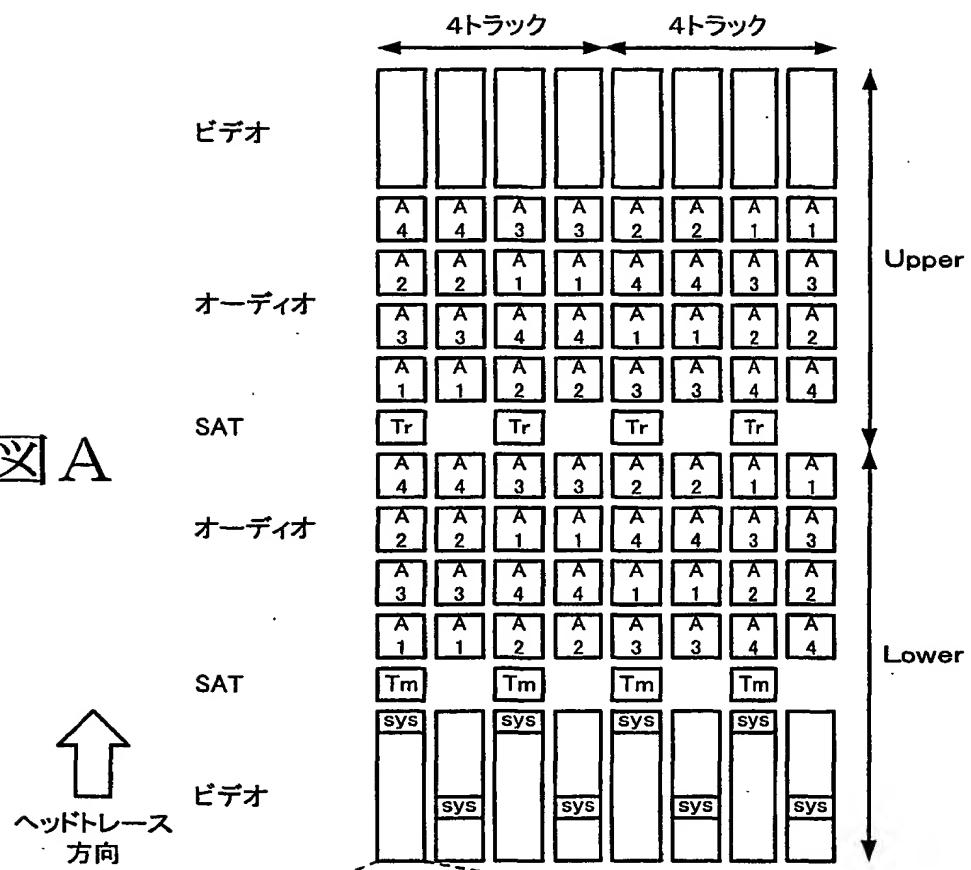
THIS PAGE BLANK (usps)

第15図



THIS PAGE BLANK (USPS)

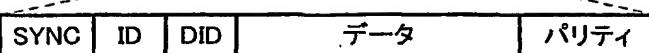
第16図A



第16図B

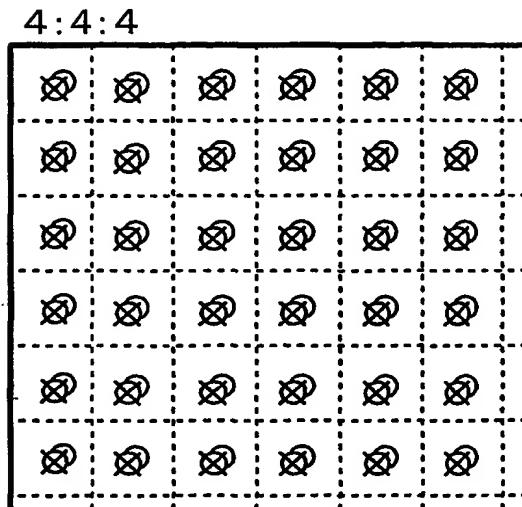


第16図C



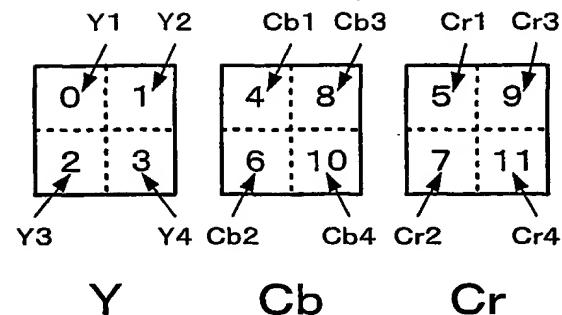
THIS PAGE BLANK (USPTO)

第17図A

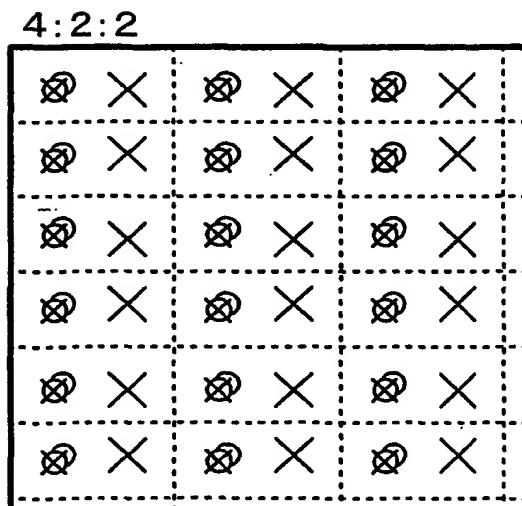


× 輝度信号(Y)
 ○ 色差信号(Cr)
 ○ 色差信号(Cb)

第17図B

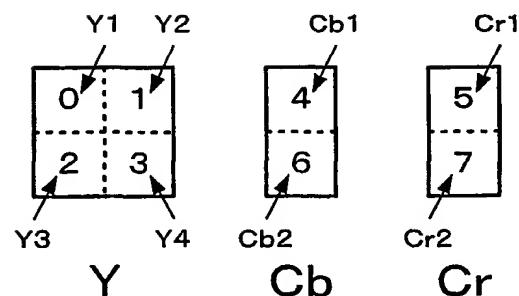


第18図A



× 輝度信号(Y)
 ○ 色差信号(Cr)
 ○ 色差信号(Cb)

第18図B

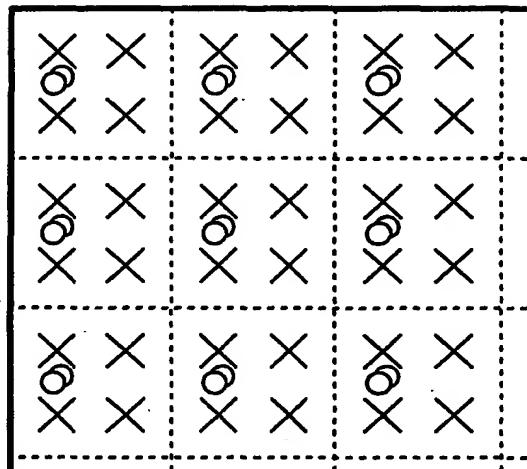


THIS PAGE BLANK (USPS)

第19図A

第19図B

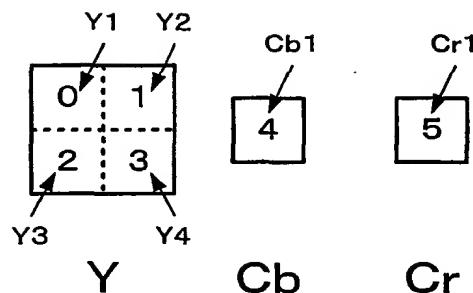
4:2:0



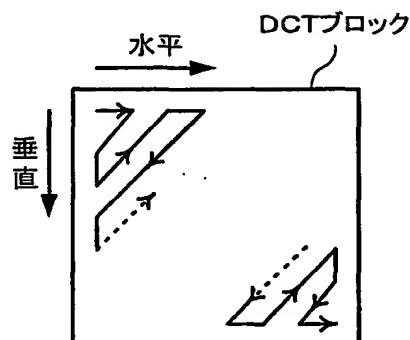
X 輝度信号(Y)

○ 色差信号(Cr)

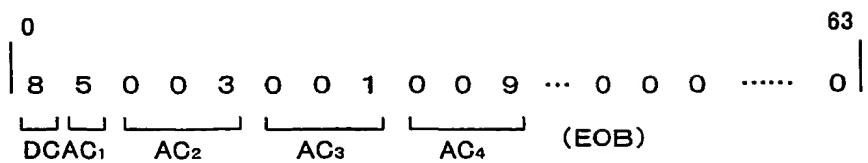
□ 色差信号(Cb)



第20図A

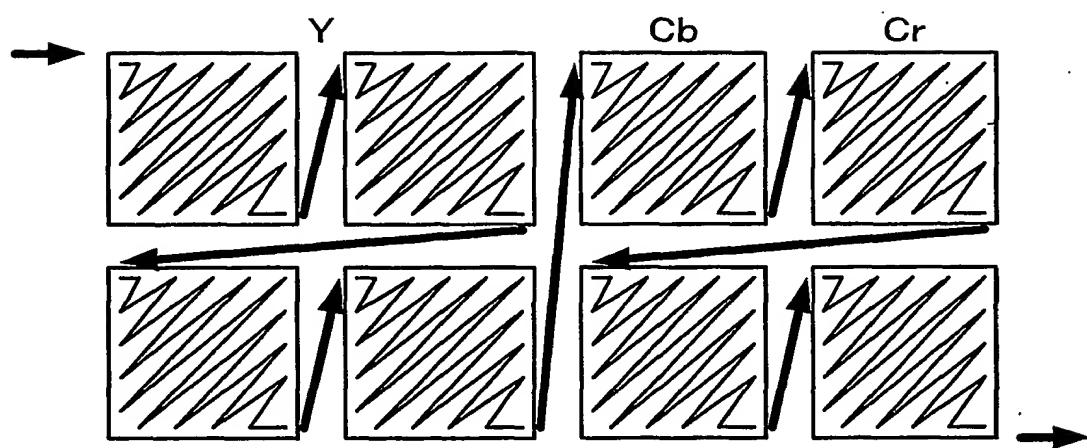


第20図B

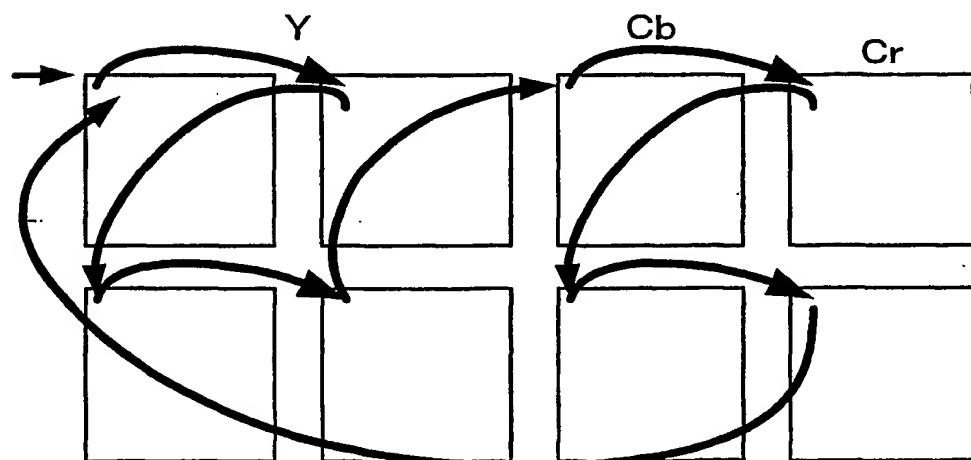


THIS PAGE BLANK (USPTO)

第21図A

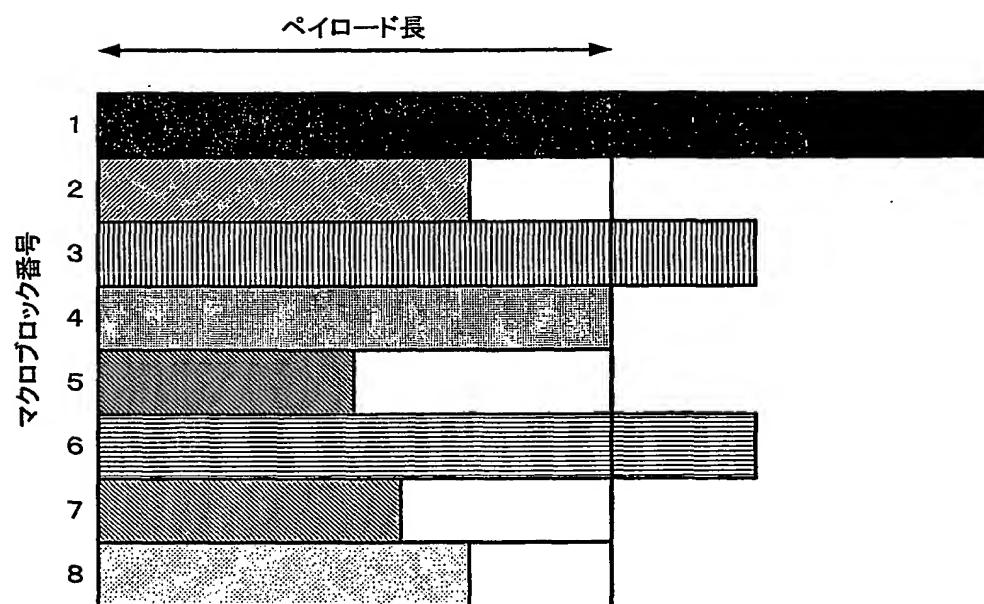


第21図B

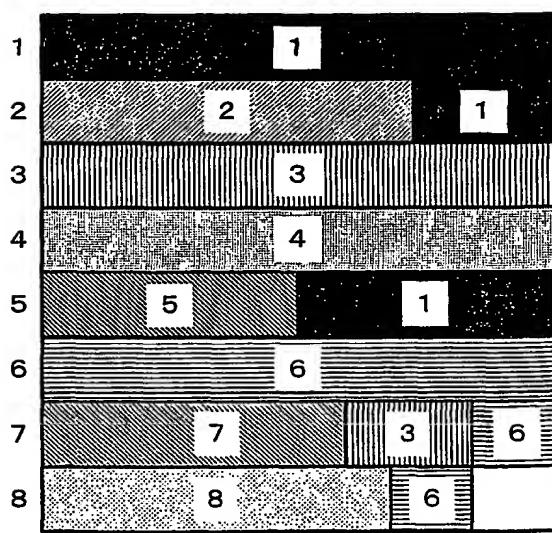


THIS PAGE BLANK (USPTO)

第22図A

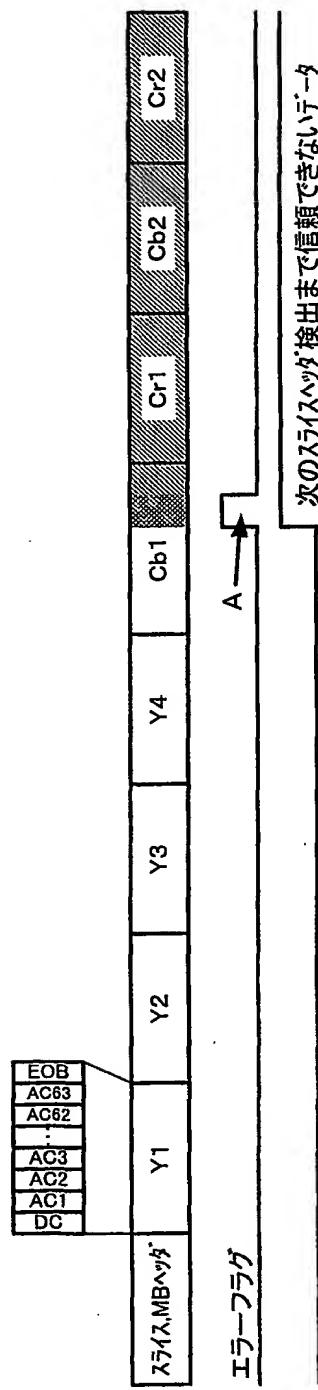


第22図B

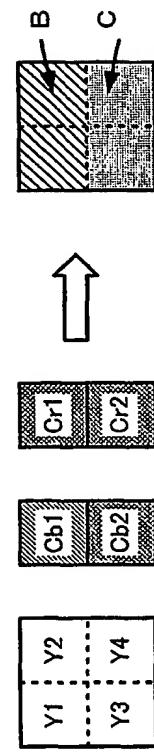


THIS PAGE BLANK (USPTO)

第23図A

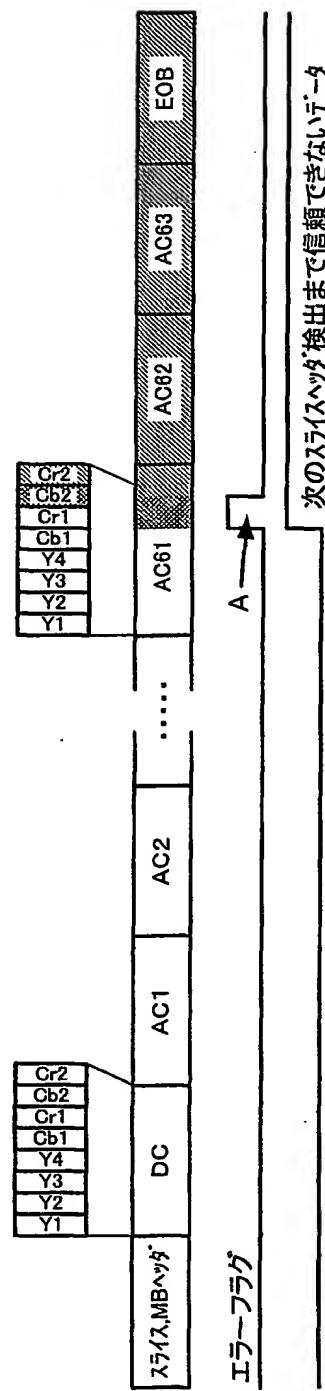


第23図B

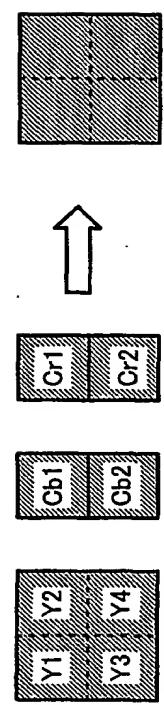


THIS PAGE BLANK (USPTO)

第24図A

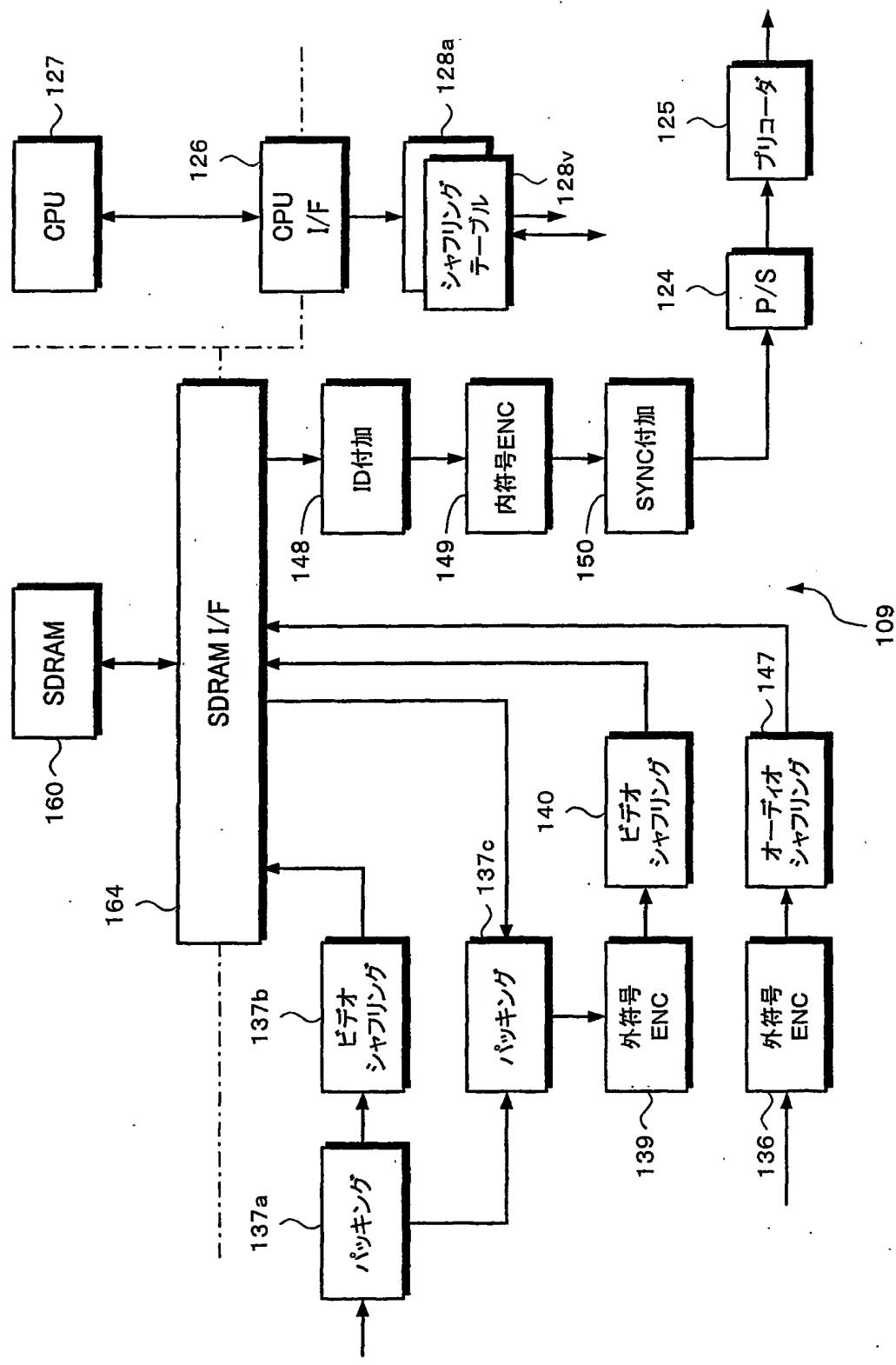


第24図B



THIS PAGE BLANK (USPTO)

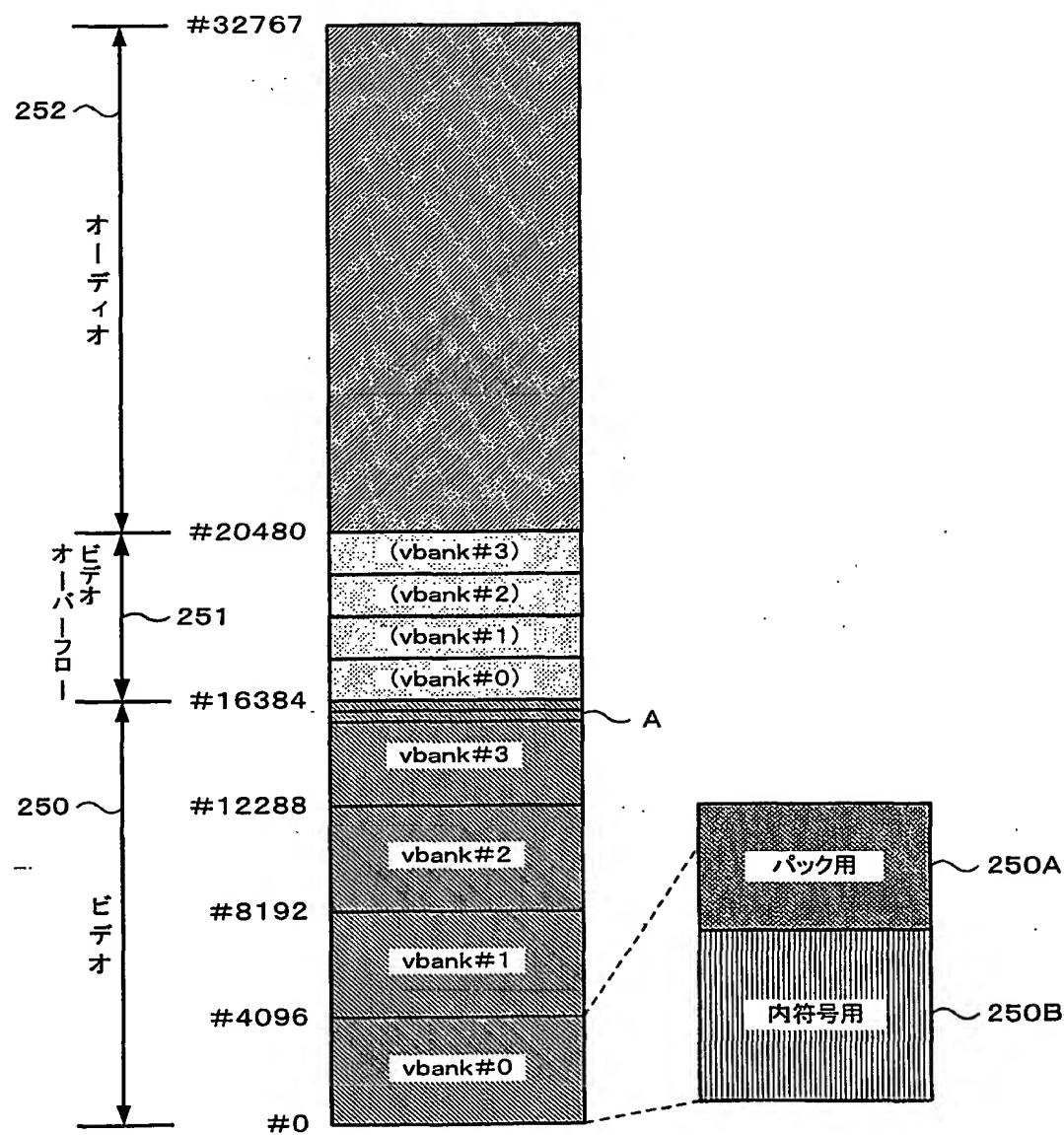
第25図



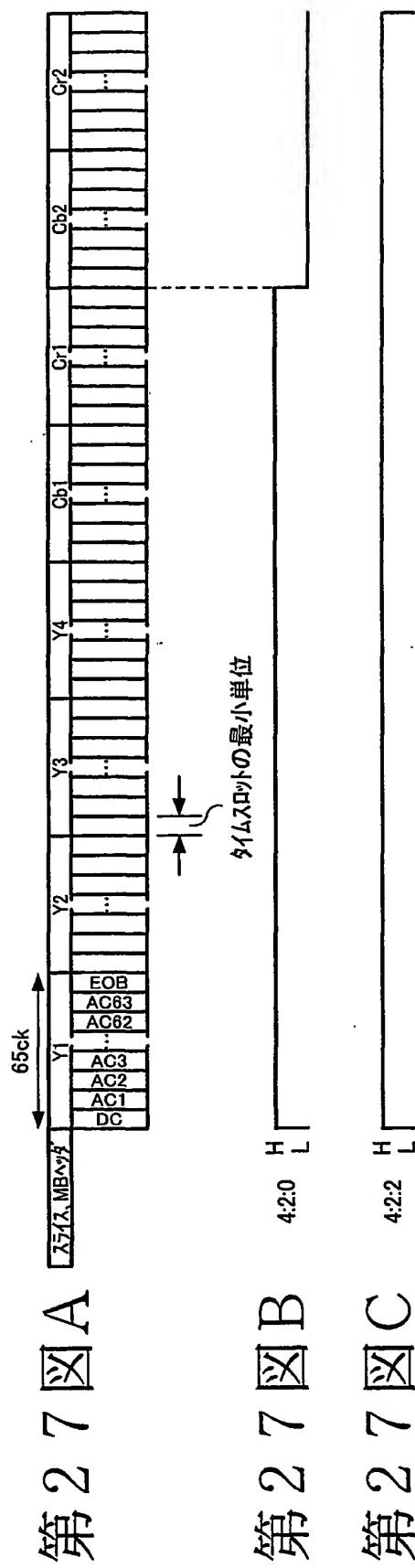
THIS PAGE BLANK (USPTO,

第26図

160



THIS PAGE BLANK (USPTO)

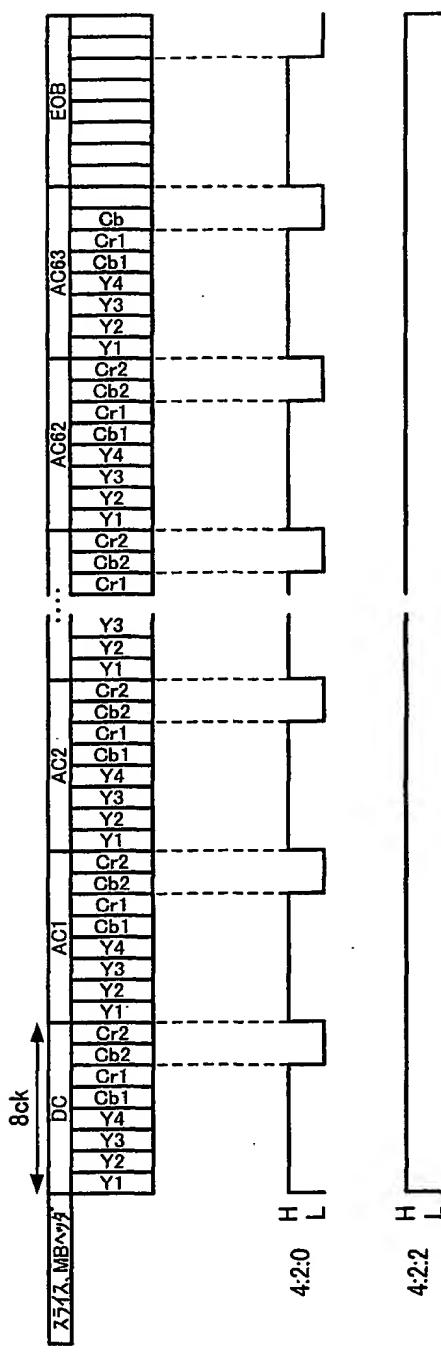


第27図A

第27図B

第27図C

THIS PAGE BLANK (USPTO)



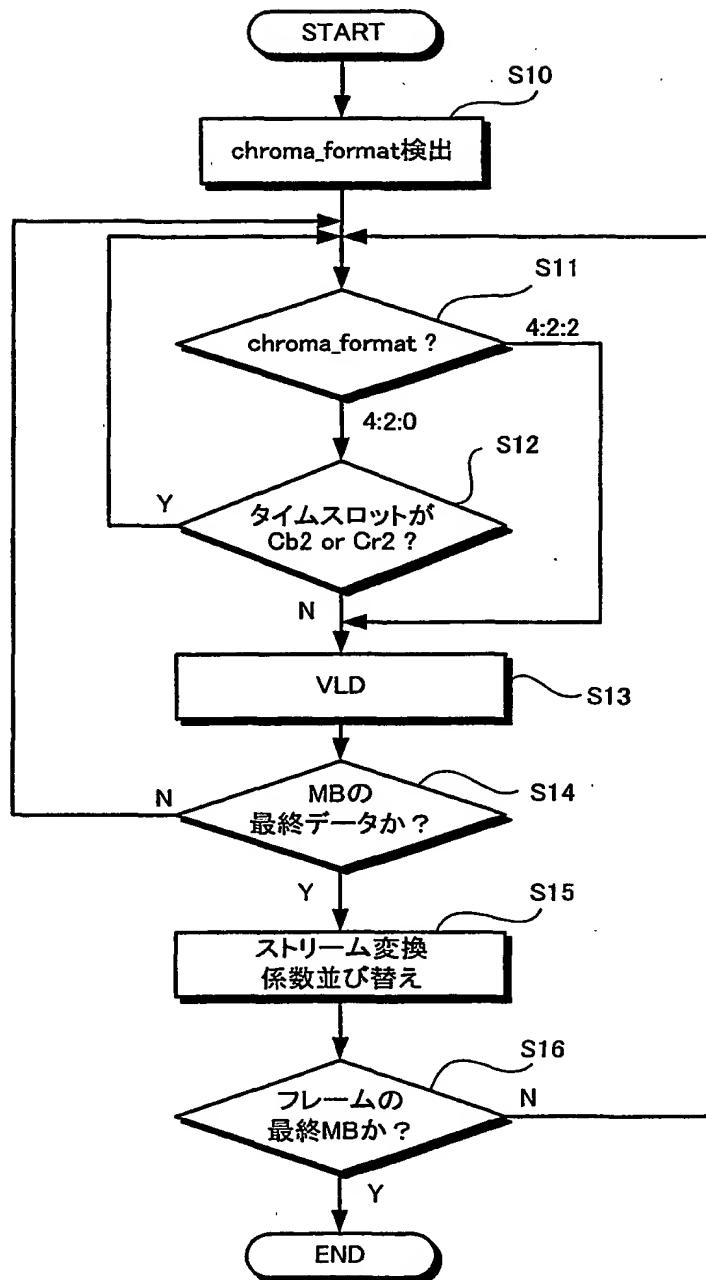
第28回A

第28回B

第28回C

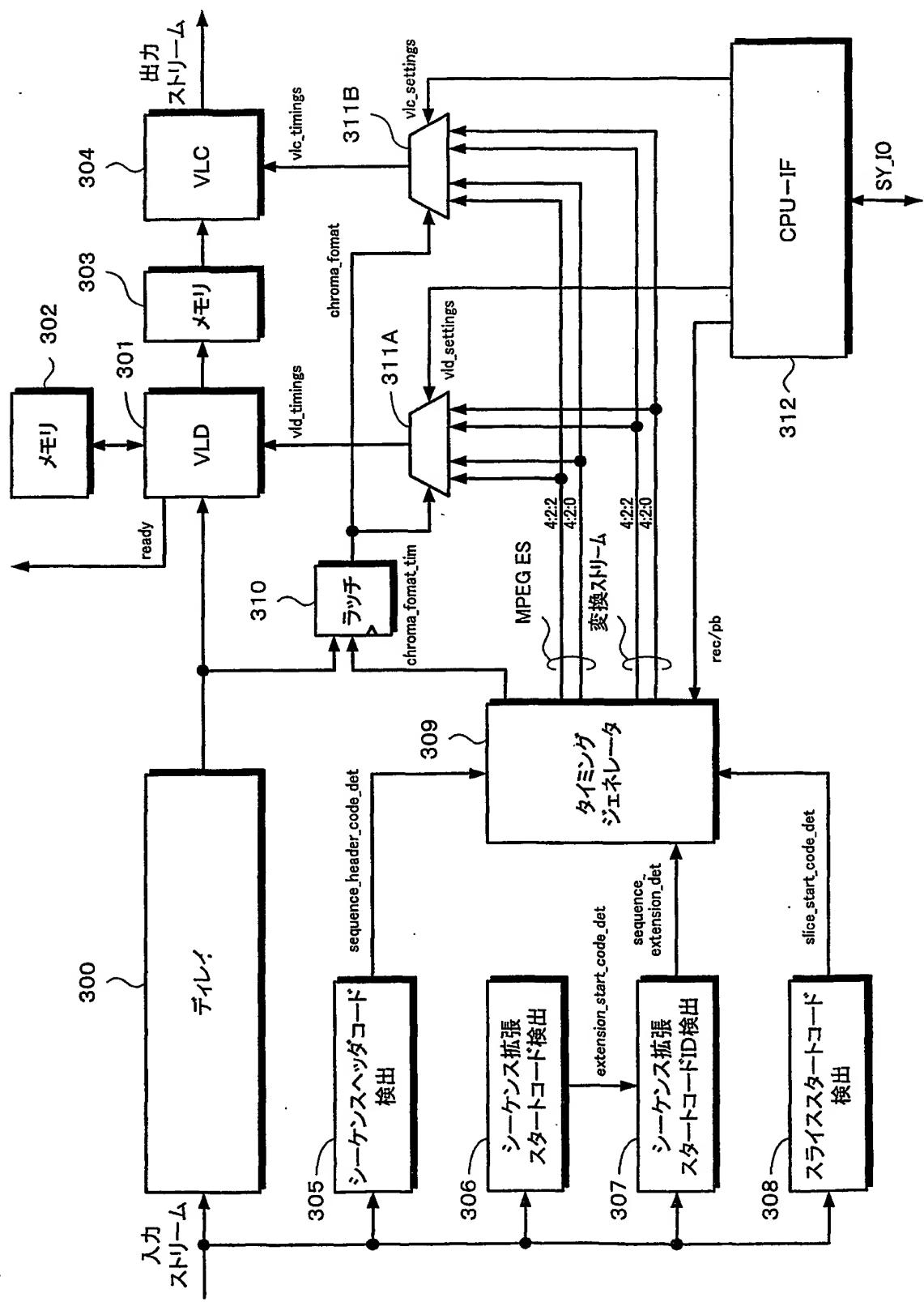
THIS PAGE BLANK (USPS)

第29図

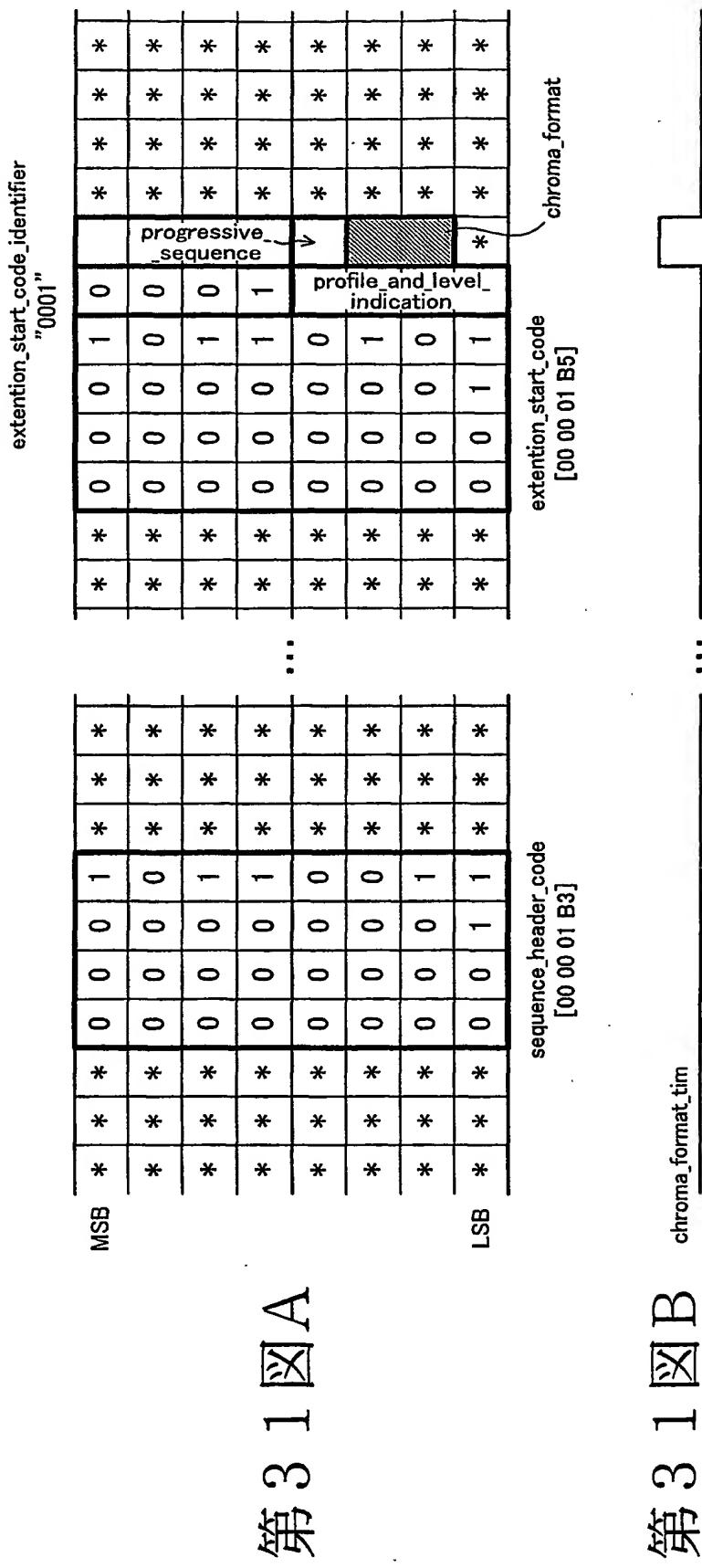


THIS PAGE BLANK (USPTO)

第30図



THIS PAGE BLANK (USPTO)



第31回A

第31回B

THIS PAGE BLANK (USPTO)

第32図

chroma format	クロマフォーマット
00	(reserved)
01	4:2:0
10	4:2:2
11	4:4:4

THIS PAGE BLANK (USPS)

第33図

303

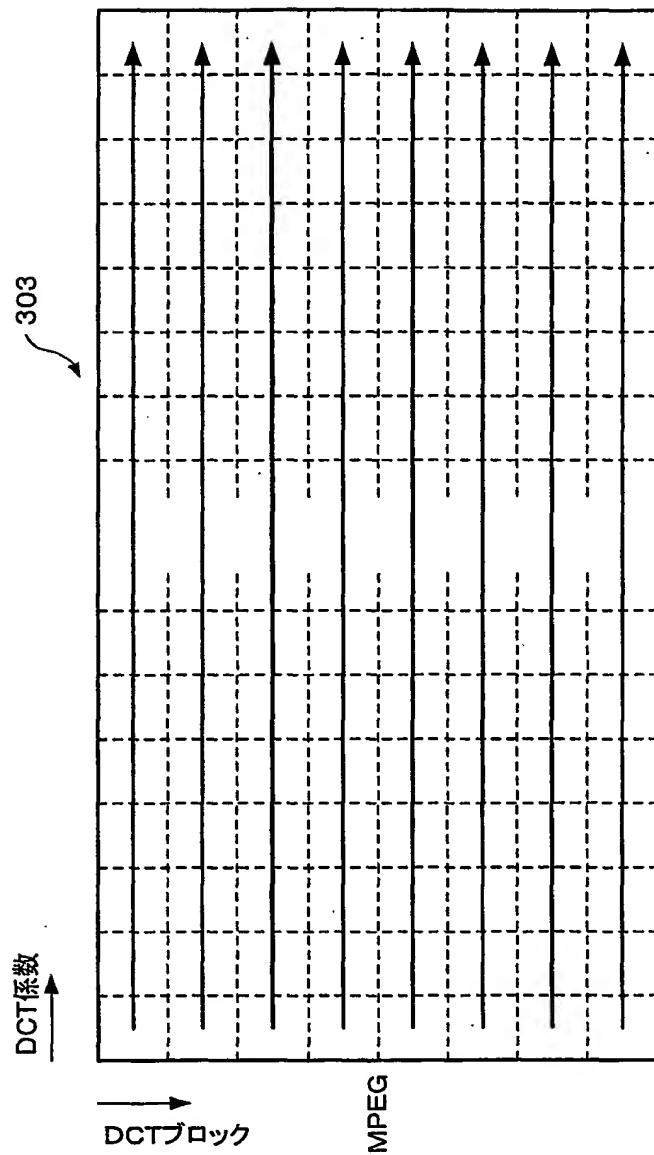
Y1	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Y2	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Y3	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Y4	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Cb1	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Cr1	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Cb2	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB
Cr2	DC	AC1	AC2	AC3	AC4	AC5	AC6	...	AC59	AC60	AC61	AC62	AC63	EOB

DCT係数

DCTブロック

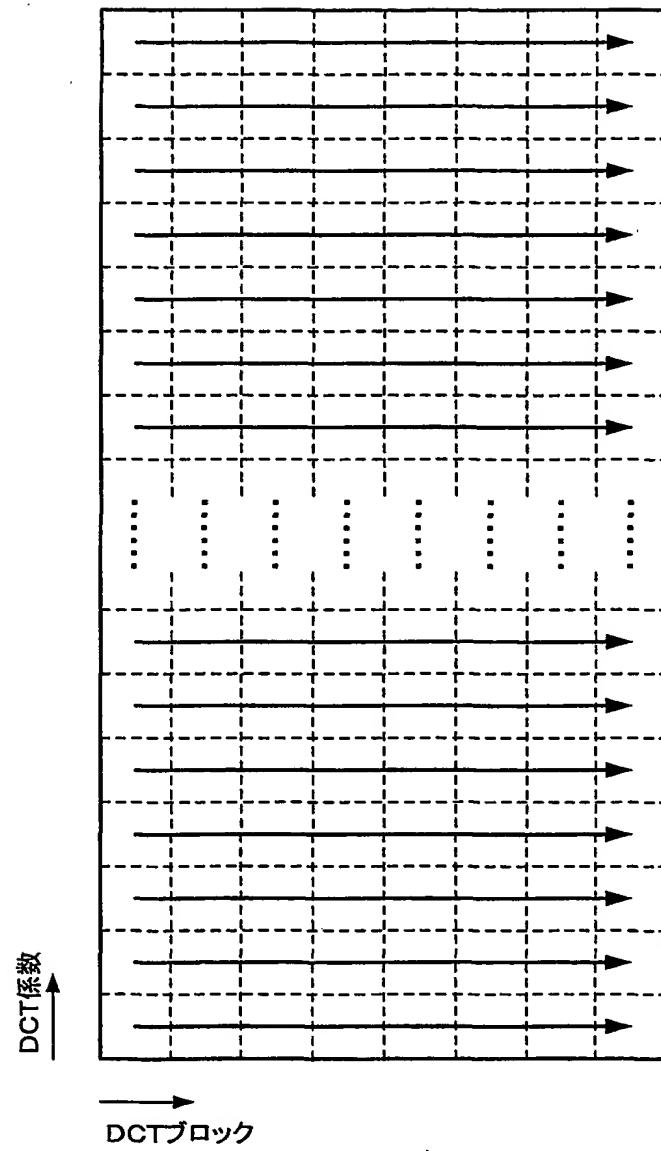
THIS PAGE BLANK (USPTO)

第34図



THIS PAGE BLANK (USPTO)

第35図



THIS PAGE BLANK (USPTO)

符号の説明

- 1 0 6 記録側マルチフォーマットコンバータ (M F C)
- 1 1 4 再生側M F C
- 3 0 1 可変長符号復号化回路 (V L D)
- 3 0 4 可変長符号化回路 (V L C)
- 3 0 5 シーケンスヘッダコード検出回路
- 3 0 6 シーケンス拡張スタートコード検出回路
- 3 0 7 シーケンス拡張スタートコード I D 検出回路
- 3 0 8 スライススタートコード検出回路

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/00704

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N9/80, H04N9/804, H04N5/92

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N5/91-5/956, H04N9/79-11/24, H04N7/24-7/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 10-200921, A (Sony Corporation), 31 July, 1998 (31.07.98), Full text; Figs. 1 to 9 (Family: none)	1-10
A	JP, 11-55623, A (Sony Corporation), 26 February, 1999 (26.02.99), Full text; Figs. 1 to 17 (Family: none)	1-10
A	JP, 2000-23194, A (Sony Corporation), 21 January, 2000 (21.01.00), Full text; Figs. 1 to 38 (Family: none)	1-10
A	JP, 9-121368, A (Matsushita Electric Ind. Co., Ltd.), 06 May, 1997 (06.05.97), Par. No.[0022]; Fig. 3 (Family: none)	1-10

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 April, 2001 (23.04.01)Date of mailing of the international search report
01 May, 2001 (01.05.01)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C17 H04N9/80, H04N9/804, H04N5/92

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C17 H04N5/91-5/956, H04N9/79-11/24,
H04N7/24-7/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2001年
日本国登録実用新案公報	1994-2001年
日本国実用新案登録公報	1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 10-200921, A (ソニー株式会社) 31. 7月. 1998 (31. 07. 98) 全文, 第1図-第9図 (ファミリーなし)	1-10
A	JP, 11-55623, A (ソニー株式会社) 26. 2月. 1999 (26. 02. 99) 全文, 第1図-第17図 (ファミリーなし)	1-10

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23. 04. 01

国際調査報告の発送日

01.05.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 明

5C 2949

(印)

電話番号 03-3581-1101 内線 3540

C (続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
A	JP, 2000-23194, A (ソニー株式会社) 21. 1月. 2000 (21. 01. 00) 全文, 第1図-第38図 (ファミリーなし)	1-10
A	JP, 9-121368, A (松下電器産業株式会社) 6. 5月. 1997 (06. 05. 97) 段落番号【0022】，第3図 (ファミリーなし)	1-10

PCT REQUEST

Original (for SUBMISSION)

S01P0106WO00

0-1	For receiving Office use only International Application No.	
0-2	International Filing Date	
0-3	Name of receiving Office and "PCT International Application"	
0-4 0-4-1	Form - PCT/RO/101 PCT Request Prepared using	PCT-EASY Version 2.91 (updated 01.01.2001)
0-5	Petition The undersigned requests that the present international application be processed according to the Patent Cooperation Treaty	
0-6	Receiving Office (specified by the applicant)	Japanese Patent Office (RO/JP)
0-7	Applicant's or agent's file reference	S01P0106WO00
I	Title of invention	RECORDING APPARATUS, RECORDING METHOD, REPRODUCING APPRATUS, AND REPRODUCING METHOD
II	Applicant This person is:	applicant only
II-1	Applicant for	all designated States except US
II-4	Name	SONY CORPORATION
II-5	Address:	7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001
II-6	State of nationality	Japan
II-7	State of residence	JP
II-8	Telephone No.	03-5448-2111
II-9	Facsimile No.	03-5448-5709
III-1	Applicant and/or Inventor This person is:	applicant and inventor
III-1-1	Applicant for	US only
III-1-4	Name (LAST, First)	SUGIYAMA, Akira
III-1-5	Address:	C/O SONY CORPORATION
III-1-6	State of nationality	7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001
III-1-7	State of residence	Japan
JP		
JP		

THIS PAGE BLANK (usps)

PCT REQUEST

Original (for SUBMISSION)

S01P0106WO00

III-2	Applicant and/or inventor	
III-2-1	This person is:	
III-2-2	Applicant for	
III-2-4	Name (LAST, First)	
III-2-5	Address:	
III-2-6	State of nationality	
III-2-7	State of residence	
III-3	Applicant and/or inventor	
III-3-1	This person is:	
III-3-2	Applicant for	
III-3-4	Name (LAST, First)	
III-3-5	Address:	
III-3-6	State of nationality	
III-3-7	State of residence	
III-4	Applicant and/or inventor	
III-4-1	This person is:	
III-4-2	Applicant for	
III-4-4	Name (LAST, First)	
III-4-5	Address:	
III-4-6	State of nationality	
III-4-7	State of residence	
IV-1	Agent or common representative; or address for correspondence	
The person identified below is hereby/has been appointed to act on behalf of the applicant(s) before the competent International Authorities as:		
IV-1-1	Name (LAST, First)	
IV-1-2	Address:	
IV-1-3	Telephone No.	
IV-1-4	Facsimile No.	
IV-1-5	e-mail	
V	Designation of States	
V-1	Regional Patent (other kinds of protection or treatment, if any, are specified between parentheses after the designation(s) concerned)	

EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE and any other State which is a Contracting State of the European Patent Convention and of the PCT

THIS PAGE BLANK (USPTO)

PCT REQUEST

Original (for SUBMISSION)

S01P0106WO00

V-2	National Patent (other kinds of protection or treatment, if any, are specified between parentheses after the designation(s) concerned)	JP US
V-5	Precautionary Designation Statement In addition to the designations made under items V-1, V-2 and V-3, the applicant also makes under Rule 4.9(b) all designations which would be permitted under the PCT except any designation(s) of the State(s) indicated under item V-6 below. The applicant declares that those additional designations are subject to confirmation and that any designation which is not confirmed before the expiration of 15 months from the priority date is to be regarded as withdrawn by the applicant at the expiration of that time limit.	
V-6	Exclusion(s) from precautionary designations	NONE
VI-1	Priority claim of earlier national application	
VI-1-1	Filing date	03 February 2000 (03.02.2000)
VI-1-2	Number	P2000-026745
VI-1-3	Country	JP
VII-1	International Searching Authority Chosen	Japanese Patent Office (JPO) (ISA/JP)
VIII	Check list	number of sheets
VIII-1	Request	5
VIII-2	Description	60
VIII-3	Claims	4
VIII-4	Abstract	1
VIII-5	Drawings	29
VIII-7	TOTAL	99
VIII-8	Accompanying Items	paper document(s) attached
VIII-9	Fee calculation sheet	✓
VIII-12	Separate signed power of attorney	✓
VIII-16	Priority document(s)	Item(s) VI-1
VIII-17	PCT-EASY diskette	-
VIII-17	Other (specified):	Revenue stamps of transmittal fee and search fee for receiving office
VIII-17	Other (specified):	Submission of certificate of payment for international fee
VIII-18	Figure of the drawings which should accompany the abstract	27

THIS PAGE BLANK (USPTO)

PCT REQUEST

S01P0106WO00

Original (for SUBMISSION)

VIII-19	Language of filing of the international application	Japanese
IX-1	Signature of applicant or agent	
IX-1-1	Name (LAST, First)	SUGIURA, Masatomo

FOR RECEIVING OFFICE USE ONLY

10-1	Date of actual receipt of the purported international application	
10-2	Drawings:	
10-2-1	Received	
10-2-2	Not received	
10-3	Corrected date of actual receipt due to later but timely received papers or drawings completing the purported international application	
10-4	Date of timely receipt of the required corrections under PCT Article 11(2)	
10-5	International Searching Authority	ISA/JP
10-6	Transmittal of search copy delayed until search fee is paid	

FOR INTERNATIONAL BUREAU USE ONLY

11-1	Date of receipt of the record copy by the International Bureau	
------	--	--

THIS PAGE BLANK (USPTO)

特許協力条約

E P · U S P C T

国際調査報告

(法8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 S01P0106W000	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。		
国際出願番号 PCT/JP01/00704	国際出願日 (日.月.年) 01.02.01	優先日 (日.月.年) 03.02.00	
出願人(氏名又は名称) ソニー株式会社			

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。
 この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。
 この国際出願に含まれる書面による配列表

この国際出願と共に提出されたフレキシブルディスクによる配列表

出願後に、この国際調査機関に提出された書面による配列表

出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. 請求の範囲の一部の調査ができない(第I欄参照)。

3. 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は 出願人が提出したものを承認する。

次に示すように国際調査機関が作成した。

5. 要約は 出願人が提出したものを承認する。

第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1ヶ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 27 図とする。 出願人が示したとおりである. なし

出願人は図を示さなかった。

本図は発明の特徴を一層よく表している。

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C17 H04N9/80, H04N9/804, H04N5/92

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C17 H04N5/91-5/956, H04N9/79-11/24,
H04N7/24-7/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2001年
日本国登録実用新案公報	1994-2001年
日本国実用新案登録公報	1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 10-200921, A (ソニー株式会社) 31. 7月. 1998 (31. 07. 98) 全文, 第1図-第9図 (ファミリーなし)	1-10
A	JP, 11-55623, A (ソニー株式会社) 26. 2月. 1999 (26. 02. 99) 全文, 第1図-第17図 (ファミリーなし)	1-10

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日 23. 04. 01	国際調査報告の発送日 01.05.01
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 鈴木 明 5C 2949 電話番号 03-3581-1101 内線 3540

THIS PAGE BLANK (USPTO)

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 2000-23194, A (ソニー株式会社) 21. 1月. 2000 (21. 01. 00) 全文, 第1図ー第38図 (ファミリーなし)	1-10
A	JP, 9-121368, A (松下電器産業株式会社) 6. 5月. 1997 (06. 05. 97) 段落番号【0022】，第3図 (ファミリーなし)	1-10

THIS PAGE BLANK (USPS)